

产业并购开启 EDA 龙头成长新篇章

华泰研究

2024 年 3 月 27 日 | 美国

首次覆盖

计算机应用

投资评级(首评):

买入

目标价(美元):

701.70

研究员

谢春生

SAC No. S0570519080006 xiechunsheng@htsc.com
SFC No. BQZ938 + (86) 21 2987 2036

联系人

林海亮

SAC No. S0570122060076 linhailiang@htsc.com
+ (86) 21 2897 2228

基本数据

目标价(美元)	701.70
收盘价(美元 截至 3 月 26 日)	584.32
市值(美元百万)	89,134
6 个月平均日成交额(美元百万)	592.18
52 周价格范围(美元)	360.37-629.38
BVPS(美元)	40.43

股价走势图



资料来源: S&P

产业并购开启 EDA 龙头成长新篇章

公司是全球领先的 EDA 龙头企业, 主要提供 EDA 软件、设计 IP 和软件完整性产品。2020-2023 财年公司营收/净利润 CAGR 分别为 14.8%、23.3%, 业绩增长稳健。我们认为, 公司作为全流程 EDA 龙头, 过去成长的主要逻辑: 1) 持续并购扩张市场份额; 2) 多元化扩张提升 TAM; 3) 不断整合新技术提升产品力。我们预计, FY24-26 公司净利润分别为 15.53、18.93、23.44 亿美元, 可比公司 FY24E 平均 13.9x PS (Bloomberg), 考虑到 EDA 技术壁垒、公司发力多元成长曲线、FY24-26 公司营收 CAGR (15.0%) 较可比公司均值(11.1%)更高, 给予公司 16.0x FY24E PS, 对应目标价 701.70 美元, 首次覆盖, “买入”。

持续并购整合产业资源, 业务范围不断延伸

芯片设计全流程主要包括前端和后端设计, 涵盖从行为级到晶体管级的多维度复杂设计, 需要大量点工具支持。公司从逻辑综合工具起家, 以 Design Compiler 切入 EDA 市场, 后不断进行并购重组, 实现全流程工具的补齐。2020 年公司在全球 EDA 市场份额 32%, 远超第二名 Cadence, 随着并购的展开, 市场份额有望进一步提升。此外, 公司还积极探索多元成长曲线, 逐步切入 IP 和软件完整性市场, 实现 TAM 百亿级别的提升。

AI+云新技术加持, 不断强化产品力

我们看到, 目前全球 EDA 的两大产业趋势是: AI 赋能、软件云化。AI 赋能主要通过 AI 算法替代人工, 从而寻找最优设计方案, 实现设计效率提升。EDA 软件云化主要将仿真、验证等需要大算力的环节进行云端部署, 实现算力门槛的降低和时间周期的节省。我们认为, 公司在 AI 和云化领域布局已久, 先后推出 Synopsys.ai、ZeBu Cloud 等产品, 产品力不断升级。展望未来, 公司有望凭借先发优势, 在 EDA 范式革命中把握产业机遇, 实现产业地位的进一步提升。

Multi-Die 趋势下, 并购 Ansys 有望强化协同效应

随着摩尔定律减速, Multi-Die 技术逐步成为芯片设计产业重要发力方向。据 Omdia, 预计 2024 年全球 Chiplet 市场规模将达 58 亿美元, 预计 2035 年市场规模将达 570 亿美元, 2025-2035 年 CAGR 将达 23%。与此同时, Multi-Die 也对芯片的系统级仿真提出了更高的要求, 需要解决更多芯片的热、电、磁问题。基于此, 公司在 2024 年 1 月宣布并购 Ansys, 以强化自身的仿真能力。我们认为, 对 Ansys 的并购有望强化公司在芯片设计、垂类市场拓展等方面的能力, 带来更大可触达市场空间。

风险提示: 下游需求不及预期、并购整合效果不及预期、市场竞争加剧。

经营预测指标与估值

会计年度	2022	2023	2024E	2025E	2026E
营业收入(美元百万)	5,082	5,843	6,690	7,694	8,888
+/-%	20.87	14.98	14.50	15.00	15.53
归属母公司净利润(美元百万)	984.59	1,230	1,553	1,893	2,344
+/-%	29.98	24.91	26.28	21.86	23.84
EPS(美元, 最新摊薄)	6.29	7.92	10.01	12.20	15.10
ROE(%)	18.15	20.96	19.72	17.99	18.55
PE(倍)	90.80	72.29	57.39	47.09	38.03
PB(倍)	16.10	14.39	9.31	7.77	6.45
EV EBITDA(倍)	64.92	56.86	45.84	37.94	30.75

资料来源: 公司公告、华泰研究预测

正文目录

新思科技：全流程 EDA 龙头的扩张之路	6
核心观点	6
与市场观点不同之处	7
新思科技：持续成长的全球 EDA 龙头	8
发源于 GE 电气部门的逻辑综合鼻祖	8
成长历程：立足 EDA，不断拓展业务边界	10
产品矩阵：EDA+设计 IP+软件完整性	11
财务分析：营收持续增长，净利润稳步提升	12
成长逻辑一：并购整合产业资源，EDA 市场份额不断提升	15
全流程 EDA：芯片设计底座，集成大量点工具	15
拓展历程：从逻辑综合，到仿真验证，再到前后端全流程	17
未来展望：产业整合有望加速，公司份额或继续提升	21
成长逻辑二：陆续发力 IP、软件完整性，探索多元成长曲线	23
IP 业务：占据市场领先地位，逐步拓展定制化市场空间	23
软件完整性：补足从芯片设计到软件安全的全栈能力	27
市场空间：类比 Adobe，多元业务拓展带来市场空间提升	30
成长逻辑三：AI+云新技术加持，不断强化产品力	32
EDA 产业两大趋势：AI 赋能、软件云化	32
AI 赋能 EDA：开启 EDA2.0，延续增长动力	32
EDA 云化：降低算力门槛，提高设计效率	34
公司积极布局 AI+云，产品竞争力不断提升	36
AI 布局：Synopsys.ai 赋能芯片设计	36
云化布局：布局 ZeBu Cloud，进程持续深化	42
新技术带来 EDA 范式革命，公司有望占据先发优势	46
成长逻辑四：Multi-Die 趋势下，并购 Ansys 有望强化协同效应	49
摩尔定律减速，需要 Multi-Die 等新技术来延续增长	49
Multi-Die 在降本增效的同时，也对 EDA 仿真提出新的需求	51
并购 Ansys 有望帮助公司发挥协同效应，把握产业成长机遇	53
盈利预测与估值	57
收入预测	57
盈利能力预测	58
费用率预测	58
股价复盘	59
风险提示	60

图表目录

图表 1: 公司主要业务及经营情况	8
图表 2: 公司创始人及逻辑综合产品	8
图表 3: 公司股权架构 (截至 2023 年 12 月 31 日)	9
图表 14: 芯片设计全流程	15
图表 15: 芯片全流程设计涵盖从行为级到晶体管级的多维度	16
图表 16: 全流程设计需要用到大量 EDA 点工具	16
图表 17: 产品布局覆盖 EDA 全流程	17
图表 18: 新思科技并购历程 (芯片设计)	18
图表 19: 新思科技 Design Compiler 逻辑综合过程	18
图表 20: 新思科技逐步补齐产品线	19
图表 21: 新思科技并购 Avant!	19
图表 22: 新思科技 Fusion Design Platform	20
图表 23: 新思科技 EDA 拓展路径	20
图表 24: Cadence 早年对后端布局布线公司的并购	21
图表 25: 全球 EDA 市场份额	21
图表 26: 全球 EDA 市场规模	22
图表 27: 芯片设计从 IP 到交付流程	23
图表 28: 推动 IP 需求增长因素	23
图表 29: 新思科技面向不同应用场景的提供 IP 核产品	24
图表 30: 新思科技 IP 核产品覆盖程度高	24
图表 31: 新思科技在汽车领域的 IP 产品	25
图表 32: 新思科技 IP 并购历程	25
图表 33: 全球芯片设计 IP 销售额	26
图表 34: 软件完整性业务特点	27
图表 35: 企业安全问题源头及占比统计	27
图表 36: 新思科技软件质量与安全解决方案	28
图表 37: 新思科技 Polaris 平台	28
图表 38: 新思科技云安全解决方案	29
图表 39: 软件安全业务客户丰富	29
图表 40: 新思科技与 Adobe 对比	30
图表 41: Adobe 的 TAM 不断抬升 (TAM 均为 2024 年)	30
图表 42: 全球半导体 IP 市场规模	31
图表 43: 软件安全市场潜在空间	31
图表 44: AI/ML 采用过程四阶段	32
图表 45: AI 赋能高复杂度的芯片空间设计	32
图表 46: 覆盖率收敛流程三大挑战	33
图表 47: 典型验证周期中的迭代循环	33
图表 48: 芯片设计对算力要求较高	34
图表 49: 芯片设计过程中对算力要求较高的环节	34

图表 50: 芯片设计阶段算力需求分布不均	35
图表 51: 云服务与芯片设计算力需求	35
图表 52: 新思科技 AI+EDA 布局历程	36
图表 53: Synopsys.ai 应用功能	36
图表 54: Synopsys.ai 全栈式套件	36
图表 55: DSO.ai 主要能力	37
图表 56: DSO.ai 帮助多种芯片设计提高效率、降低能耗	37
图表 57: VSO.ai 赋能验证环节	38
图表 58: OpenTitan HMAC 同步系统中 VSO.ai 的验证效果	38
图表 59: TSO.ai 以最少数量的测试向量或测试周期数实现目标测试覆盖率	39
图表 60: 人工智能模拟自动化功能和解决方案 ASO.ai	39
图表 61: Synopsys Design.da 体系结构	40
图表 62: Synopsys Fab.da 体系结构	40
图表 63: Synopsys Fab.da 数据流	41
图表 64: Synopsys Silicon.da 体系结构	41
图表 65: Synopsys Silicon.da 完整的良率学习和良率优化流程, 高精度地识别失效机制, 用于失效分析	42
图表 66: Synopsys Silicon.da 实时数据收集和和生产控制, 最小化延迟, 提高成本节约和质量	42
图表 67: 新思科技 EDA 上云布局进度	43
图表 68: 新思科技 EDA 上云布局	43
图表 69: FlexEDA 业务模型	44
图表 70: SaaS 部署方式	44
图表 71: BYOC 部署方式	44
图表 72: ZeBu Cloud 体系架构	45
图表 73: EDA 发展历程	46
图表 74: 新思科技 AI 应用进展领先	47
图表 75: 海外厂商 EDA+Cloud 的探索已逐步展开	47
图表 76: 后摩尔时代产业发展四种路径	49
图表 77: 先进工艺设计成本 (亿美元/款)	49
图表 78: Multi-Die 技术成为扩展摩尔定律的重要途径	50
图表 79: 从芯片级仿真到系统级仿真	50
图表 80: Bose-Einstein 良率模型	51
图表 81: Multi-Die 的设计需要考虑热、磁、应力等多物理场影响	51
图表 82: 新思科技 3DIC Compiler 可以实现从芯片到封装, 再到电路板和系统的设计与仿真	52
图表 83: Chiplet 市场有望快速增长	52
图表 84: 新思科技并购 Ansys 有望拓展业务范围	53
图表 85: 从芯片系统级仿真到机电系统级仿真	53
图表 86: Cadence 积极布局系统级仿真领域	54
图表 87: BETA 擅长 CAE 前处理, 具备丰富工具积累	54
图表 88: 并购 Ansys 有望帮助公司实现垂类市场扩张	55
图表 89: 并购 Ansys 有望加强公司 AI 和云化能力	55

图表 90: 并购 Ansys 有望拓展潜在市场空间	56
图表 91: 并购 Ansys 后财务表现或将持续优化	56
图表 92: 公司营收预测	57
图表 93: 公司毛利率预测	58
图表 94: 公司期间费用率预测	58
图表 95: 可比公司估值表	59
图表 96: 新思科技股价走势复盘	59
图表 97: Synopsys 与 Cadence PS (TTM) 估值对比	60
图表 98: Synopsys 与 Cadence 的差异比较	60
图表 99: 提及公司表	61
图表 100: 新思科技(SYNOPSYS)PE-Bands	61
图表 101: 新思科技(SYNOPSYS)PB-Bands	61

新思科技：全流程 EDA 龙头的扩张之路

核心观点

成长逻辑一：并购整合产业资源，EDA 市场份额不断提升。芯片的设计流程主要包括前端设计和后端设计两大环节，是涵盖了从行为级到晶体管级的多维度复杂设计，需要大量 EDA 点工具的参与。公司目前已经实现了对全球主流模拟/数字芯片设计的软件全流程覆盖，产品矩阵丰富。同时，我们也看到，公司强大产品矩阵的背后，是持续不断的并购重组，整合产业资源。如 1997 年并购 Epic Design Technology、2002 年并购 Avant! 等，帮助公司逐步建立起全流程 EDA 的庞大帝国。总结来看，公司过去的并购拓展主要通过横向拓展的方式，沿着逻辑综合→RTL 设计/测试→模拟→验证→物理综合→集成平台的思路递进，一步步实现能力补齐和迭代。我们认为，这样的并购策略，使得公司得以快速扩张市场份额，2020 年公司在全球 EDA 市场份额 32%，远超第二名 Cadence。据 ESDA，2021 年全球 EDA 市场规模 132 亿美元，2023-2026 年全球 EDA 市场规模 CAGR 将达 8%。未来，我们预计公司或将继续推动产业资源的重组，有望迎来广阔成长空间。

成长逻辑二：陆续发力 IP、软件完整性，探索多元成长曲线。在 EDA 市场逐步站稳脚跟之后，公司开始将业务范围向 IP 和软件完整性领域延伸。从芯片设计过程来看，IP 核的本质是芯片设计过程中可复用的模块，可以帮助芯片设计公司加速设计过程，缩短开发周期。公司针对市场需求提供处理器、接口、安全等多种 IP 授权，2021 年全球 IP 市场份额仅次于 ARM。另一方面，在芯片设计环节之外，公司还积极拓展软件完整性业务，保障客户软件安全，目前已形成了以 Polaris 为核心的软件质量与安全管理平台。我们认为，公司对于 IP、软件完整性等多元化业务的探索，类似 Adobe 过去对多媒体、数字营销的扩张逻辑，有望带来 TAM 的持续抬升。据 IBS，2023 年全球 IP 核市场规模约 69 亿美元；据公司官网，2023 年全球软件完整性市场 TAM 约 65 亿美元。

成长逻辑三：AI+云新技术加持，不断强化产品力。随着 AI 和云化技术的不断成熟，新技术开始陆续用在 EDA 设计、验证等关键环节，帮助用户缩短验证周期、节约芯片研发成本。在这样的技术浪潮之下，公司逐步将新的 IT 技术融入到现有产品体系当中，推出 Synopsys.ai、ZeBu Cloud 等新产品，推动 EDA 与新技术的结合。我们认为，历史上每次设计范式的变革都为产业带来了颠覆性的变化，从而产生对 EDA 的新需求。从手绘，到 CAD/CAE 绘图，到 EDA 绘图的演变过程。随着计算机科学的进步，数字化的设计方式带来了 EDA 设计效率的不断进步。而随着 AI、云等新技术逐步应用在 EDA 当中，我们认为，未来芯片设计范式或将进入“EDA+”的新时代。而在全全球 EDA 龙头之间，公司布局 AI 和云最早，且技术积累深厚，已经与下游生态伙伴形成了成熟的应用方案，有望在产业变革当中占据先发优势。

成长逻辑四：Multi-Die 趋势下，并购 Ansys 有望强化协同效应。随着摩尔定律减速，芯片设计需要寻找新的方向来延续性能增长，而 Multi-Die 技术成为产业发展的重要方向。Multi-Die 系统通过集成 Chiplet 多芯粒以及 3D 堆叠技术，实现单位面积芯片性能和能效比的有效提升，同时还通过优化制程组合实现良率的改善。据 Omdia，预计 2024 年全球 Chiplet 市场规模将达 58 亿美元，预计 2035 年市场规模将达 570 亿美元，2025-2035 年 CAGR 将达 23%。但与此同时，Multi-Die 也对芯片的系统级仿真提出了更高的要求，芯片设计厂商需要考虑更高维度的物理场影响，如热、电、磁等等。基于此，公司在 2024 年 1 月宣布并购 Ansys，以强化自身在系统级仿真的能力。我们认为，并购 Ansys 有望发挥协同效应，帮助公司增强芯片设计能力、拓展垂类市场、强化云和 AI 的能力，进而不断提升 TAM、实现财务表现的进一步改善。

与市场观点不同之处

- 1、市场对公司的并购路径缺乏充分认知。我们认为，公司大力推动产业并购，在业务层面整合全流程产品，并不断扩大营收体量，是市场份额持续提升的重要驱动力。并购 CAE 巨头 Ansys 有望进一步强化公司产业龙头地位。
- 2、市场对 AI、云等新技术的应用价值尚未充分定价。我们认为，新技术的应用有望带来芯片设计产业新一轮的范式革命，或将开启 EDA 新时代，公司布局较早且技术积累深厚，有望凭借先发优势抢占市场机遇。
- 3、市场对公司业务多元化的发展思路理解不足。我们认为，公司从 EDA 向设计 IP、软件完整性等领域延展业务范围，可以类比 Adobe 的成长过程，或将带来 TAM 的不断抬升和营收体量的持续增长。

新思科技：持续成长的全球 EDA 龙头

发源于 GE 电气部门的逻辑综合鼻祖

新思科技是全球 EDA 龙头。新思科技是全球排名第一的电子设计自动化（EDA）解决方案提供商，全球排名前列的芯片接口 IP 供应商，同时也是信息安全和软件质量的全球领导者。Synopsys 成立于 1986 年，于 1992 年在美国上市，专注于芯片设计和验证、芯片 IP 以及软件安全 and 质量，主要软件产品包括逻辑综合、行为综合、静态时序分析、形式验证等。

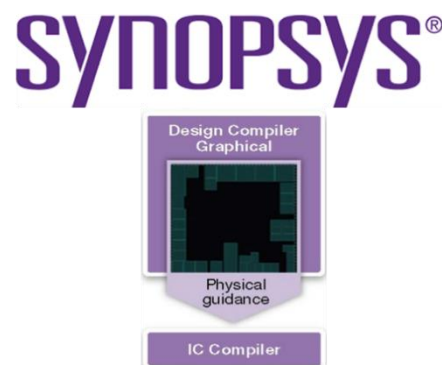
图表1：公司主要业务及经营情况



资料来源：公司官网、华泰研究

公司脱胎于通用电气微电子中心，以逻辑综合技术起家。Synopsys 创始人 Aart de Geus 在通用电气工作期间建立了一支 EDA 团队，该团队发明了自己的逻辑综合技术，以取代手动化设计过程。利用这种新工具，通用电气可以在几分钟或几小时内完成以前需要数周才能完成的设计工作，而且成果更佳。Aart de Geus 认为“它彻底改变了数字设计的概念”。1986 年通用电气因要彻底退出半导体业务，故关闭微电子中心，Aart de Geus 带领通用电气微电子中心的工程师团队共同创立了 Optimal Solutions 公司，旨在开发和销售由通用电气团队开发的逻辑综合技术。1987 年，公司迁至加利福尼亚州山景城，更名为 Synopsys，并通过该公司的旗舰产品“设计编译器（Design Compiler）”将自动逻辑综合商业化。Synopsys 凭借着在通用电气的工业技术背景，通过打通引领行业的逻辑综合技术，提升了整个行业芯片设计的抽象化程度，从而奠定了稳固的行业地位。

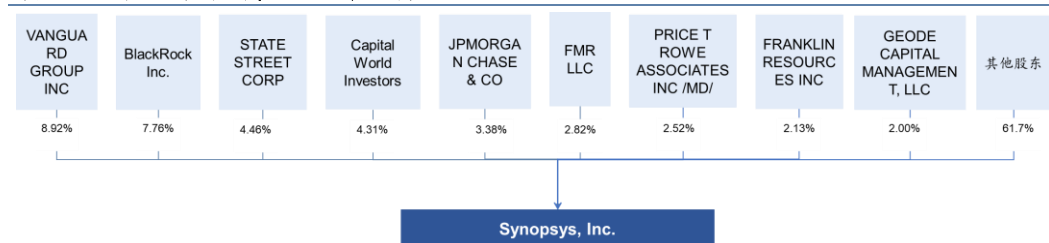
图表2：公司创始人及逻辑综合产品



资料来源：公司官网、华泰研究

公司股权结构较为分散，且以机构投资者为主。据 iFind 数据，截至 2023 年 12 月 31 日，公司共有机构投资者 1146 家，持股比例为 85.62%。公司前五大机构投资者为先锋领航集团、贝莱德集团、美国道富银行、资本世界投资者、摩根大通集团，持股比例分别为 8.92%、7.76%、4.46%、4.31%和 3.38%，其中先锋领航集团与贝莱德集团是公司近五年的重要股东。我们认为新思科技股权结构较为分散，以机构投资者为主，有利于民主决策的推行和保护中小股东利益。

图表3：公司股权架构（截至 2023 年 12 月 31 日）



资料来源：iFind、华泰研究

成长历程：立足 EDA，不断拓展业务边界

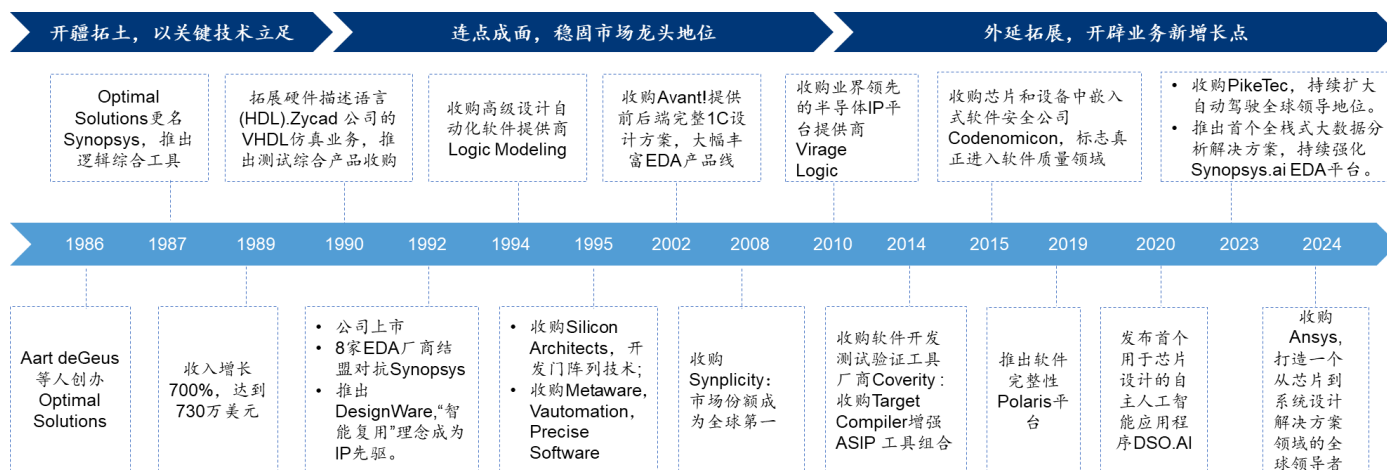
Synopsys 以关键技术为突破点起家，并以并购整合为主要手段进行扩张，形成了从点工具领军者到 EDA 领域龙头的发展脉络，其发展历程可分为三个阶段：

开疆拓土，以关键技术立足（1986-1989）：Synopsys 凭借通用电气研发的逻辑综合工具起家，该工具可将抽象设计转化成机器语言，从而形成门级电路网表，是连接 EDA 设计前段和后端的重要枢纽。公司在当时的综合逻辑市场上几乎没有竞争对手，这不仅奠定了公司的市场地位，也推动了抽象化成为行业标准，进一步扩展芯片设计群体，使其能在创办之初就引领行业技术优势。该时期公司营收快速增长，据 Wind，1987 年 Synopsys 的收入为 13 万美元；1988 年收入达到 97.6 万美元，增长了 7 倍多；1989 年收入达到 730 万美元，再次增长 7 倍多。

连点成面，稳固市场龙头地位（1990-2013）：1) Synopsys 开始对其他关键技术和点工具进行一系列收并购，逐渐奠定 EDA 市场龙头地位。1990 年收购 Zycad 公司的 VHDL 仿真业务，1995 年收购参与了下一代门阵列技术的 Silicon Architects，到 90 年代末，Synopsys 已经在逻辑综合、模拟和测试三个技术领域确立了领先地位。2002 年对 Avant! 的收购标志着新思科技产品线补齐工作的完成，使 Synopsys 成为 EDA 历史上第一家可以提供顶级前后端完整 IC 设计方案的领先 EDA 工具供应商。公司在 2008 年收购 Synplicity，超越 Cadence 成为全球最大的 EDA 工具厂商。2) 1990 年 ARM 公司开始从事 IP 核授权业务，标志着集成电路设计行业正式进入 IP 核授权业务时代，Synopsys 从 90 年代开始布局 IP 核业务，收购了 inSilicon、Virage Logic 等半导体 IP 平台提供商。

外延拓展，开辟业务新增长点（2014-至今）：从 2014 年收购 Coverity 起，新思科技开始大举进军软件完整性领域。同时，公司也开始积极投资原型设计领域，旨在使客户能够通过模拟、仿真，在虚拟硬件上运行软件。2023 年 9 月，新思科技推出业界首个全栈式大数据分析解决方案，持续强化 Synopsys.ai 平台。2024 年新思科技宣布将以 350 亿美元收购 Ansys。在收购完成后，新思科技全球领先的芯片电子设计自动化（EDA）将与 Ansys 广泛的仿真分析产品组合强强联手，打造一个从芯片到系统设计解决方案领域的全球领导者。

图表4：新思科技发展历程



资料来源：公司官网、华泰研究

产品矩阵：EDA+设计 IP+软件完整性

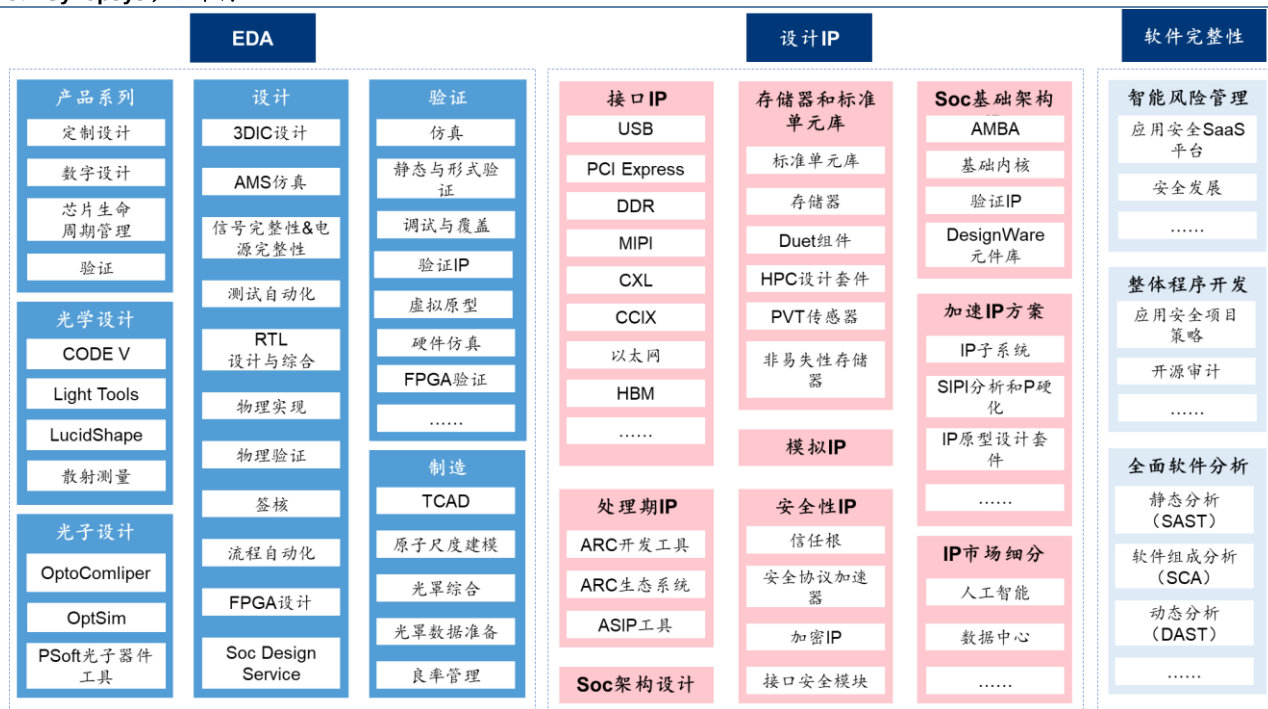
公司业务部门主要包括半导体与系统设计和软件完整性两大部门，下分 EDA、IP 核和系统集成以及软件完整性三条产品线。

EDA 产品：覆盖 EDA 全流程，主要包括设计、验证、制造等 EDA 解决方案。数字和定制 IC 设计和现场可编程门阵列（FPGA）设计，其中包括设计、验证、实现和准备用于制造的 IC 的软件工具；验证产品主要为用于验证 IC 设计行为是否符合预期的技术；制造主要为早期制造流程开发和将 IC 设计布局转换为用于制造芯片的掩膜的产品；AI 驱动的 EDA 解决方案，其中包括 AI 和机器学习工具等产品。

设计 IP：主要提供可复用的芯片设计 IP 授权。主要产品包括：1) USB、PCI Express、DDR、以太网、MIPI、HDMI、低功耗蓝牙等广泛使用的有线和无线接口的高质量解决方案；2) 逻辑库和嵌入式存储器，包括内存编译器、非易失性存储器、集成测试修复的标准单元格；3) 处理器解决方案，包括可配置 ARC 处理器、神经网络处理器、数字信号处理器核心，以及面向嵌入式应用的软件和特定应用指令集处理器工具；4) 安全 IP 解决方案，包括密码内核和软件、安全子系统、平台安全和安全接口 IP；5) 面向汽车市场的业界领先的 IP 产品，针对 ISO 26262 等严格的功能安全和可靠性标准进行了优化；6) SoC 基础设施 IP、数据路径和构建块 IP、数学和浮点组件、Arm AMBA 互连织物和外设，以及验证 IP。

软件完整性：主要产品包括和质量测试产品、托管服务、方案和专业服务等。公司软件完整性平台以 Polaris 为核心，Polaris 旨在帮助安全和开发团队更快地构建安全、高质量的软件。托管服务允许开发人员跨多个维度测试代码，并快速响应不断变化的测试需求和不断演变的威胁。方案和专业服务主要提供专家专业咨询服务，解决客户个性化的安全和质量需求，包括 Building Security in Maturity、Black Duck on Demand 等服务，提供开源合规性和软件漏洞评估。

图表5：Synopsys 产品架构

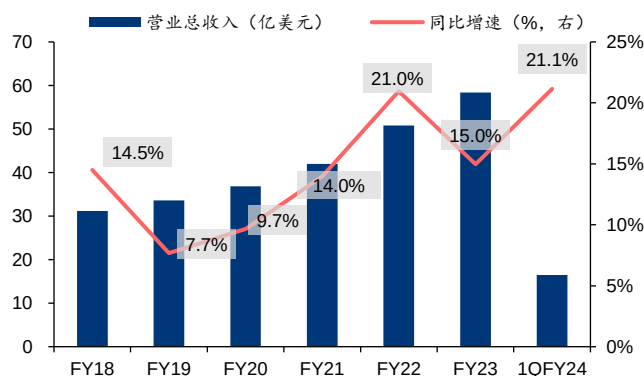


资料来源：公司官网、华泰研究

财务分析：营收持续增长，净利润稳步提升

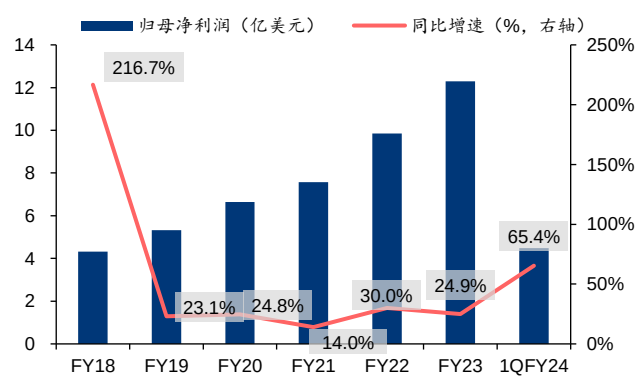
营业收入与净利润规模持续增长。2019-2023 财年新思科技营业收入分别为 33.6、36.9、42.0、50.8 和 58.4 亿美元，营业收入规模不断提升，2020-2023 财年年均复合增长率为 14.8%。公司营业收入产生波动主要是由于客户的要求，包括续约的时间和价值。例如，由于 IP 产品销售的时间、灵活支出账户 (FSA) 提款、特许权使用费和硬件产品销售等因素，收入出现波动。由于 IP 产品销售和硬件产品销售的收入是预先确认的，客户对此类 IP 产品和硬件产品的需求和时间要求可能会导致总收入的可变性增加。2019-2023 财年新思科技归母净利润分别为 5.3、6.6、7.6、9.8 和 12.3 亿美元，2020-2023 财年年均复合增长率为 23.3%。1QFY24 公司营收/归母净利润分别同比增长 21.1%、65.4%，增速较 FY23 全年均有所提升，主因 AI 芯片设计需求释放带动公司 EDA、IP 业务收入快速增长。

图表6：营业总收入及同比增速情况



资料来源：iFind、华泰研究

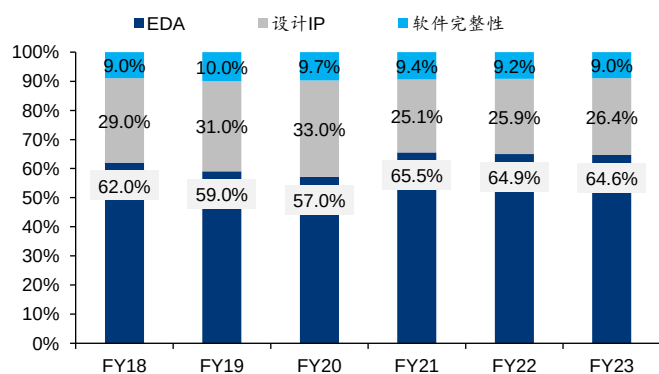
图表7：归母净利润及同比增速情况



资料来源：iFind、华泰研究

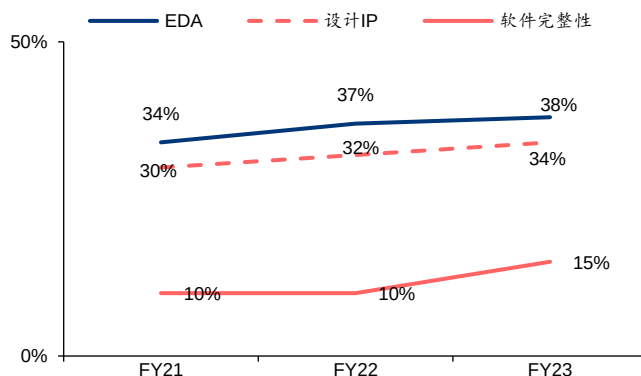
EDA 业务为公司主要营收来源。按业务部门划分来看，新思科技营收可以分为设计自动化部门、设计 IP 部门和软件完整性部门。2019-2023 财年，EDA 合计营收占比分别为 59%、57%、65.5%、64.9%和 64.6%，占主营业务总收入比重始终维持高位，且呈现一定程度的上升态势。软件完整性收入占比稳定在 9%-10%区间，设计 IP 收入占比在近五年内有一定程度的减少，但在 2023 财年占比 26.4%，较上年提升 0.5pct。

图表8：主营业务收入按业务部门拆分



资料来源：iFind、华泰研究

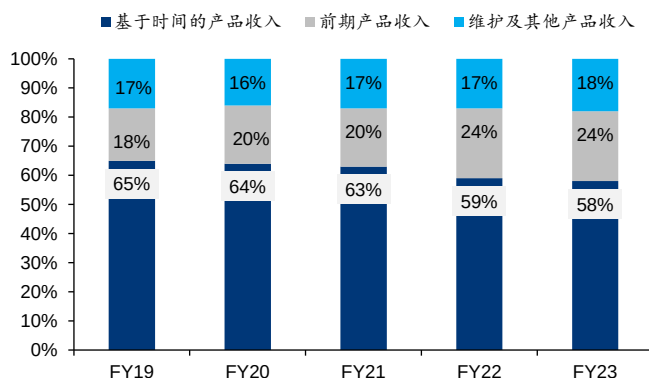
图表9：主营业务调整后营业利润率变化情况



资料来源：iFind、华泰研究

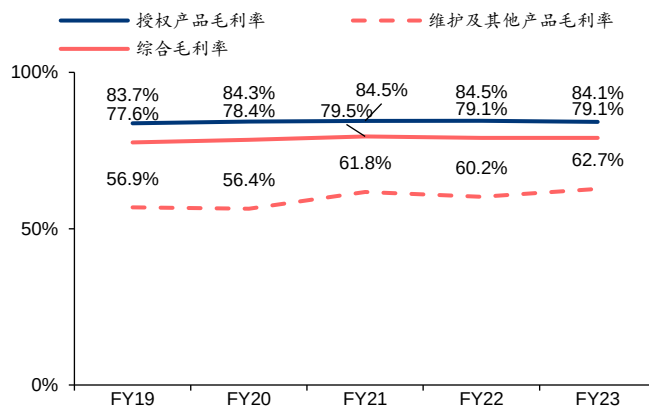
软件授权是公司主要商业模式。按商业模式划分来看，公司营收可以分为授权费和维护及其他服务收入，其中授权费又可以分为基于时间的授权费和前期产品收入。2019-2023 财年，两项授权费合计营收占比分别为 83%、84%、83%、83%和 82%，占主营业务总收入比重始终维持高位。

图表10：主营业务收入按商业模式拆分



资料来源：iFind、华泰研究

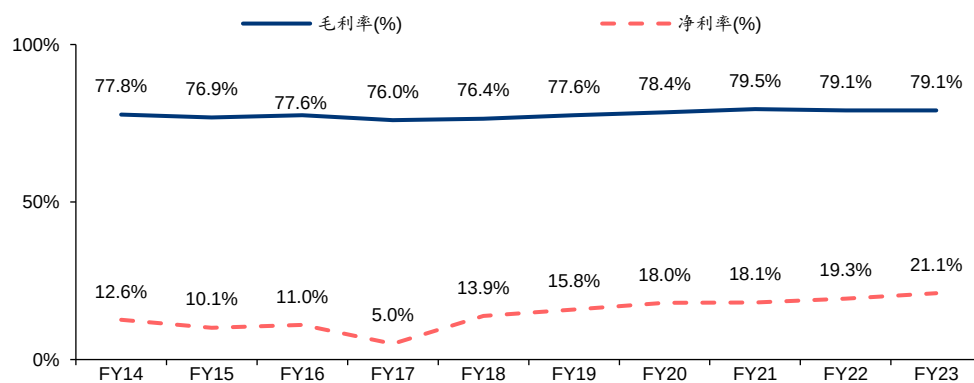
图表11：主营业务/综合毛利率变化情况



资料来源：iFind、华泰研究

毛利率保持稳定，净利率逐步回升。公司近十年毛利率水平稳定在 76%-79%附近窄幅波动。2014-2023 财年公司毛利率水平处于稳定区间，在高位保持小幅波动，反映公司整体盈利、议价能力稳定。2014-2017 财年之间，公司净利率水平呈波动下降趋势，主要与公司研发投入力度加大有关。2017-2023 财年公司净利率再次回升，由 2017 财年的 5%升至 2023 财年的 21.1%，主因规模效应开始显现，费用率下行。

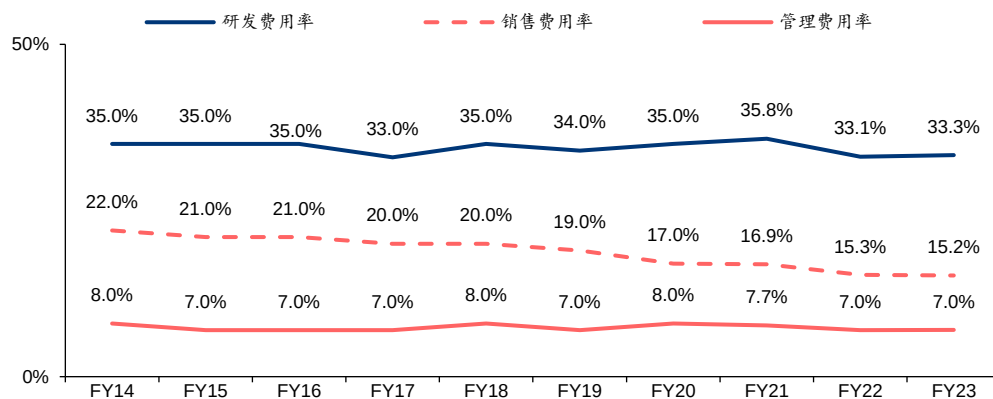
图表12：毛利率/净利率变化趋势



资料来源：iFind、华泰研究

公司重视研发投入，研发费用率常年保持高位。2014 财年-2023 财年新思科技研发费用率基本保持在 33%-36%之间窄幅波动，总体费用率保持稳定，主因 EDA 行业属于技术密集型领域，需要进行大量点工具开发，公司研发费用支出基本保持与营收同比例增长。2014 财年-2023 财年新思科技销售费用率呈现缓慢下降趋势，主因规模效应显现，费用率下行。2014 财年-2023 财年公司管理费用率基本保持在 7%-8%之间波动，总体保持平稳。

图表13：三大费用率变化趋势



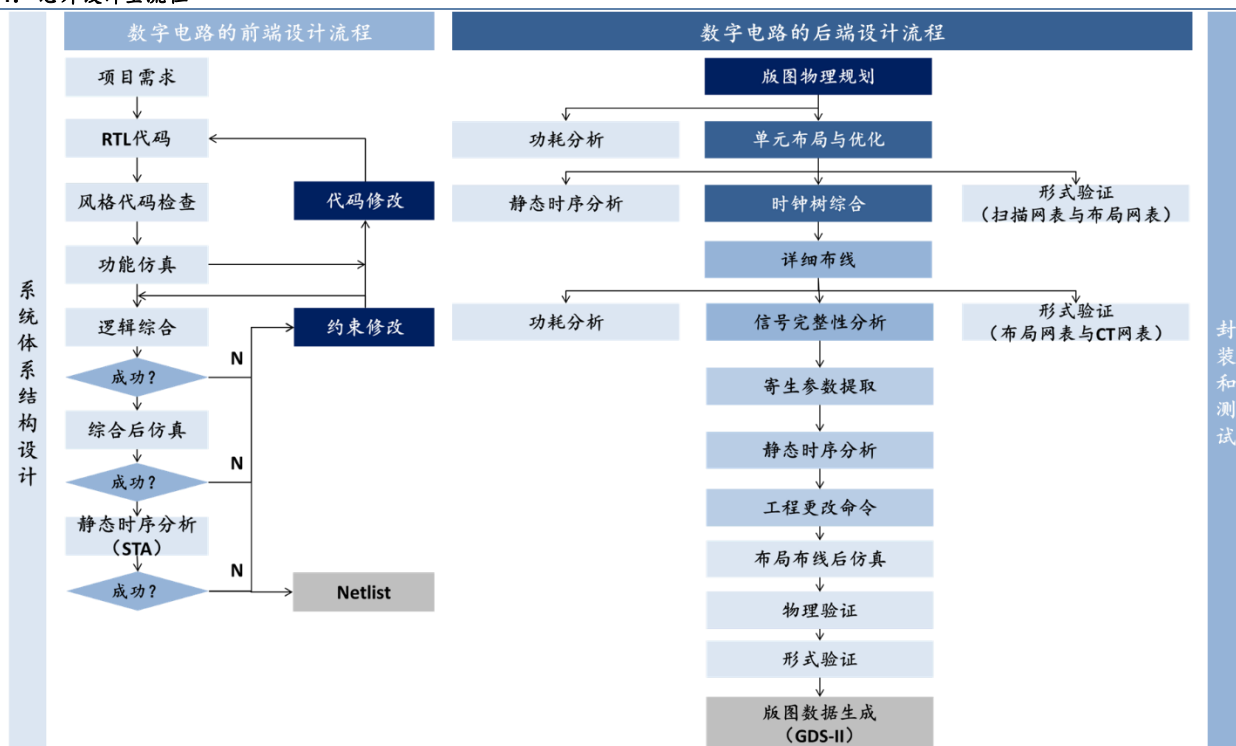
资料来源：iFind、华泰研究

成长逻辑一：并购整合产业资源，EDA 市场份额不断提升

全流程 EDA：芯片设计底座，集成大量点工具

芯片的设计全流程主要分为前端和后端设计。从芯片设计的过程来看，首先是系统体系结构设计，包括定义整个集成电路的功能和应用环境、划分电子系统的软硬件功能等。其次，是进行全流程设计，分为前端和后端两大环节：1) 前端设计：将系统体系结构设计阶段明确的电路功能和性能指标以硬件描述语言（HDL）或者电路图的形式实现，最终生成表示元器件之间联系关系的文本文件，即网表（Netlist）。2) 后端设计：即网表的物理实现过程，将网表文件进一步转化成版图，得到 GDS-II 文件，过程中涉及大量多次的电路仿真与验证，以确保最终得到的电路符合 PDK 文件要求，从而顺利流片。后端设计完成之后，芯片设计图便可以交付晶圆厂进行制造与封测。

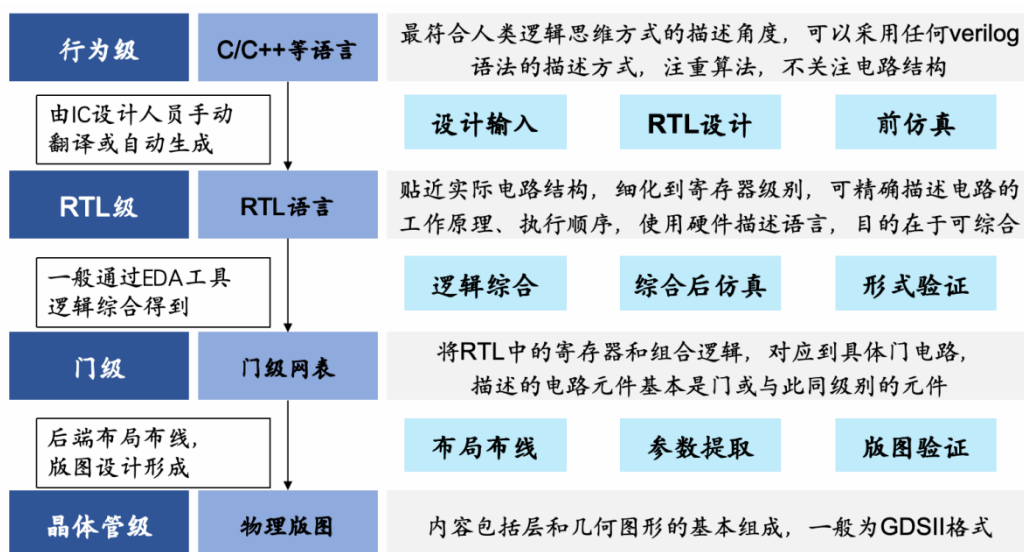
图表14：芯片设计全流程



资料来源：华大九天招股书、华泰研究

全流程设计涵盖从行为级到晶体管级的多维度复杂设计。从芯片设计的维度来看，设计人员并不是直接进晶体管排布的描述，而是从更加接近人类逻辑的行为级出发，通过 C/C++ 等高级编程语言对芯片布局进行描述，再通过逻辑综合的方式转化为具体的设计图纸。这一过程中，涉及到设计语言从行为级到 RTL 级、门级、晶体管级的主机转化，需要有不同的工具软件进行支持，以完成复杂繁琐的芯片设计工作。

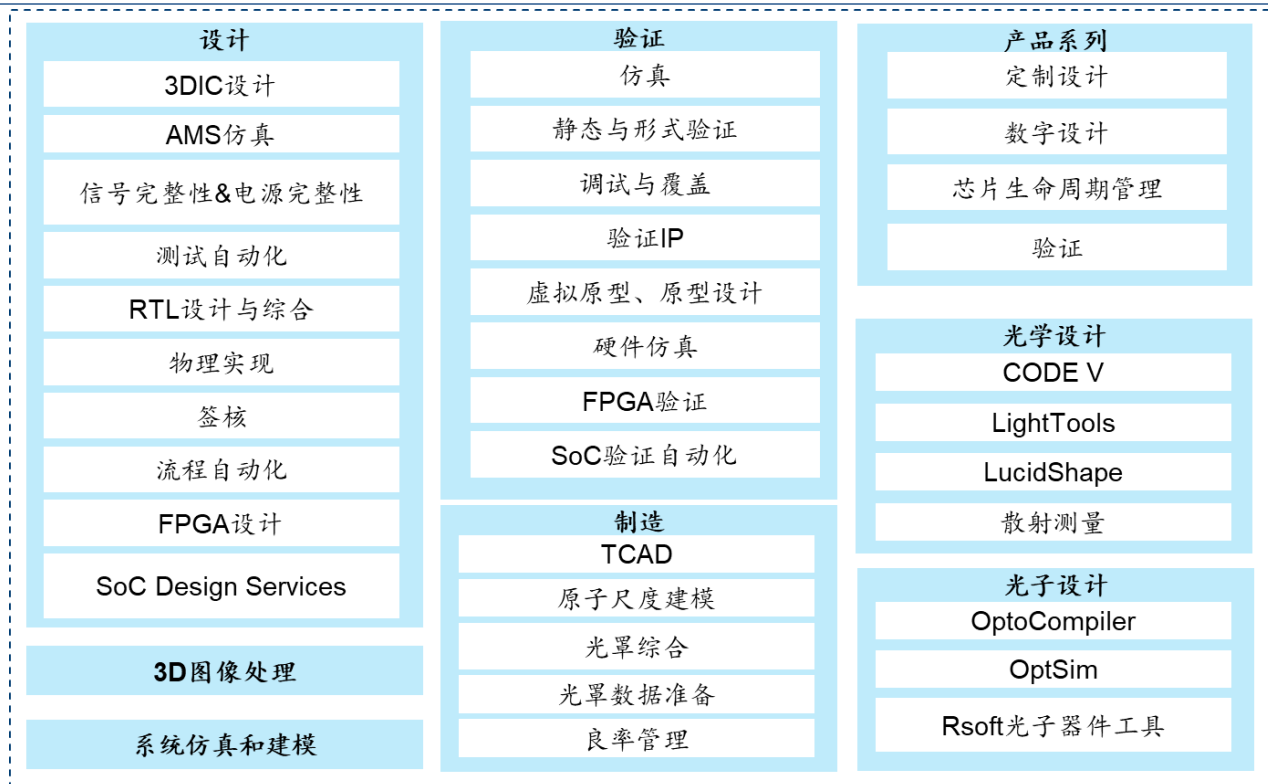
图表15：芯片全流程设计涵盖从行为级到晶体管级的多维度



资料来源：吴涛，《Verilog 传奇——从电路出发的 HDL 代码设计》，2016、华泰研究

全流程设计需要用到大量点工具。以新思科技为例，公司 EDA 产品主要为设计、验证、制造三大类。其中设计工具包括数字和定制 IC 设计以及现场可编程门阵列（FPGA）设计，主要为用于设计 IC 的软件工具；验证产品主要为用于验证 IC 设计行为是否符合预期的技术；制造主要为早期制造流程开发和将 IC 设计布局转换为用于制造芯片的掩膜的产品。面对如此繁多的点工具，对于用户来说，在各个环节使用不同厂家的点工具会造成很大不便，软件兼容性、开发习惯等问题使得点工具之间的切换大会带来额外成本。因此，对于 EDA 厂商来说，整合全流程工具势在必行。然而，对于厂商来说，完全依靠自研建立起全链条 EDA 工具成本高昂且研发周期过长，因此需要通过大规模并购以实现全流程版图的覆盖。

图表16：全流程设计需要用到大量 EDA 点工具

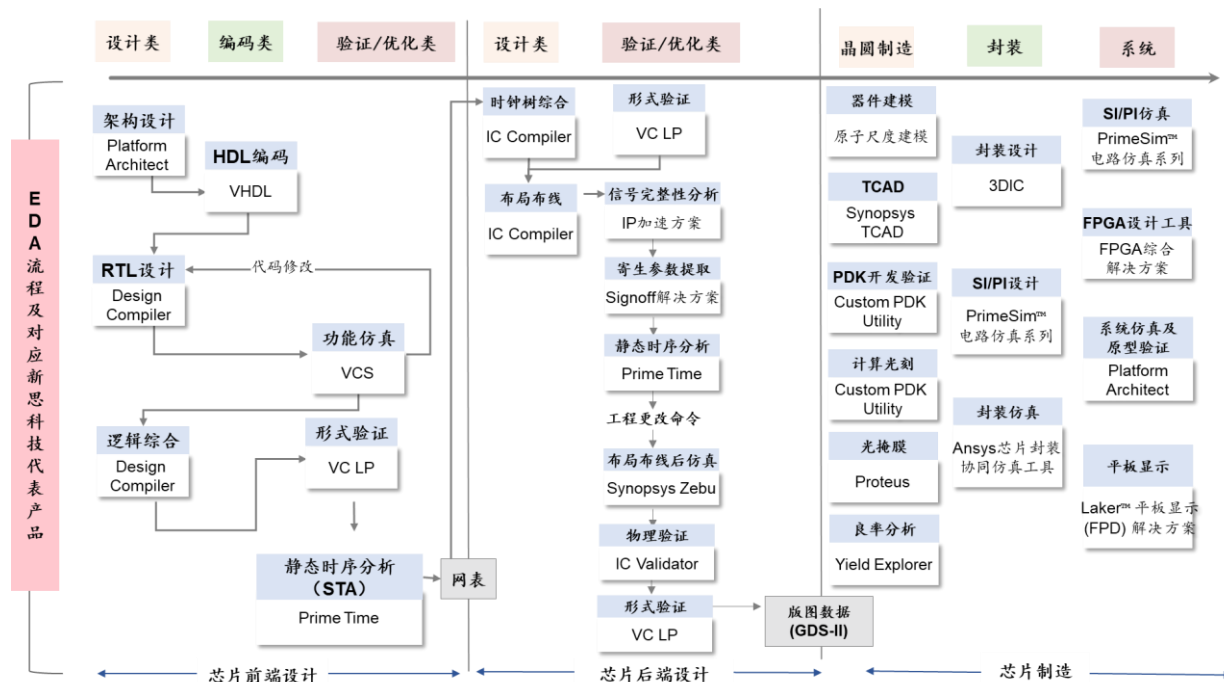


资料来源：公司官网、华泰研究

拓展历程：从逻辑综合，到仿真验证，再到前后端全流程

目前公司 EDA 产品已实现对模拟/数字芯片设计的全流程覆盖。以数字芯片设计为例，设计环节主要分为前端和后端两部分，前端将设计架构通过硬件描述语言输入，通过行为综合转化为 RTL 表述，再通过逻辑综合转化为逻辑门，经过形式验证和静态时序分析后生成门级网表；后端设计则是将网表转化为物理实现的版图，得到可直接用于芯片制造的 GDS-II 文件。在制造环节，EDA 工具还可用于晶圆制造、封装设计及仿真等环节。可见，EDA 工具贯穿整个集成电路设计和制造流程，而新思科技在每一环节都布局了对应的多个工具产品，形成了由点工具连接成面的 EDA 流程全覆盖，并由此向平台化和集成化的方向进一步发展。

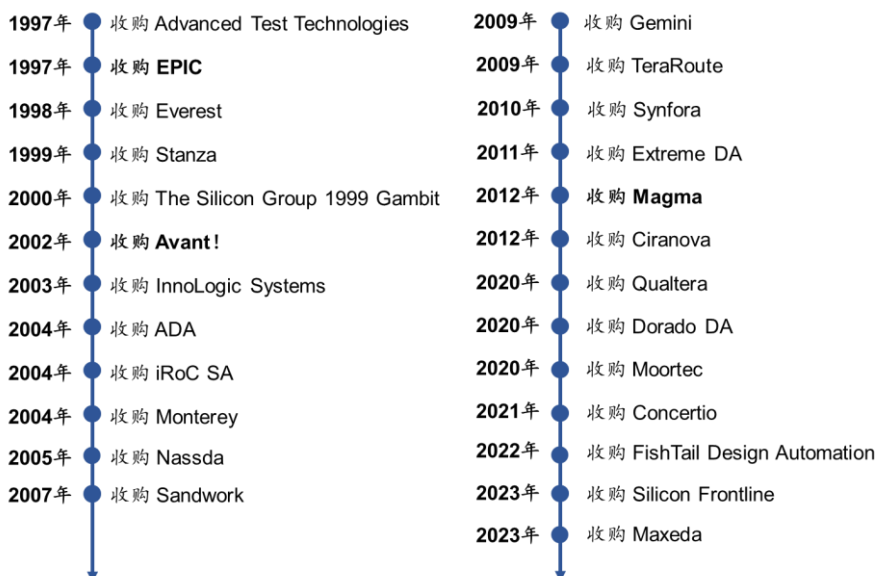
图表17：产品布局覆盖 EDA 全流程



资料来源：公司官网、华泰研究

公司全流程 EDA 布局的背后，是围绕前/后端设计的产品线不断延展。为了补齐自身产品线，新思采取自研+并购的方式。在芯片设计领域，1997 年，公司收购了深亚微米分析的 Epic Design Technology 和开发高级仿真产品的 Viewlogic Systems；2002 年以 8.3 亿美元收购 Avant! 公司，标志着新思科技产品线补齐工作的完成。收购 Avant! 后，公司发挥 Avant! Astro 工具的优势，先是和 Physical Compile 结合在一起，又和 Physical Compile 完全整合为强大的 IC Compiler，能够并行执行物理综合、时钟树综合、布局、布线、良品率优化和校正等功能，直接衔接新思的前端和后端工具。至此，新思成为 EDA 历史上第一家可以提供顶级前后端完整 IC 设计方案的领先 EDA 工具供应商。2020-2023 年又陆续收购了 Concertio、FishTail Design Automation、Silicon Frontline 和 Maxeda 等公司。

图表18：新思科技并购历程（芯片设计）

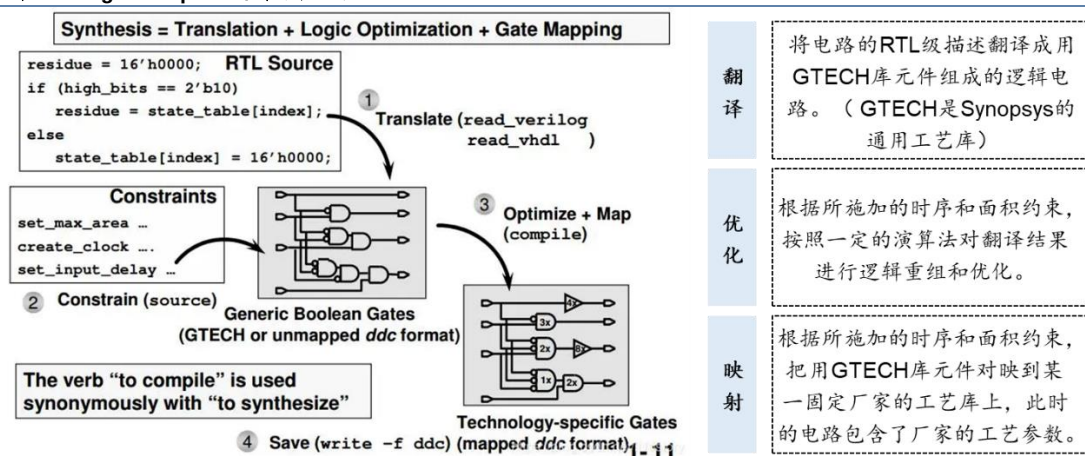


注：粗体表示重大收购。

资料来源：公司官网、华泰研究

回顾历史，公司最早以 **Design Compiler** 起家，逐步向外拓展业务范围。20 世纪 80 年代，Aart de Geus 博士在 GE 工作期间建立了一支 EDA 团队，发明了自己的逻辑综合技术，以取代手动化设计过程。1986 年，通用电气因为要彻底退出半导体业务，决定关闭微电子中心。1986 年 de Geus 和其他几位工程师在通用电气的支持下成立了 Optimal Solutions, Inc.，致力于开发 Synthesis 软件。在构建初始原型后，1987 年公司更名为 Synopsys（新思），推出旗舰产品“设计编译器（Design Compiler）”将自动逻辑综合商业化。进入 20 世纪 90 年代，新思凭借逻辑综合工具逐步在市场上站稳了脚跟，开始谋求自身 EDA 产品线的向外扩张。

图表19：新思科技 Design Compiler 逻辑综合过程



资料来源：公司官网、华泰研究

此后公司从逻辑综合向 RTL 设计、模拟、验证等环节拓展，逐步补齐产品线。进入 20 世纪 90 年代，Synopsys 凭借逻辑综合工具逐步在市场上站稳了脚跟，开始谋求自身 EDA 产品线的向外扩张。这一过程中，Synopsys 主要通过外延并购的方式，补齐自身产品线：

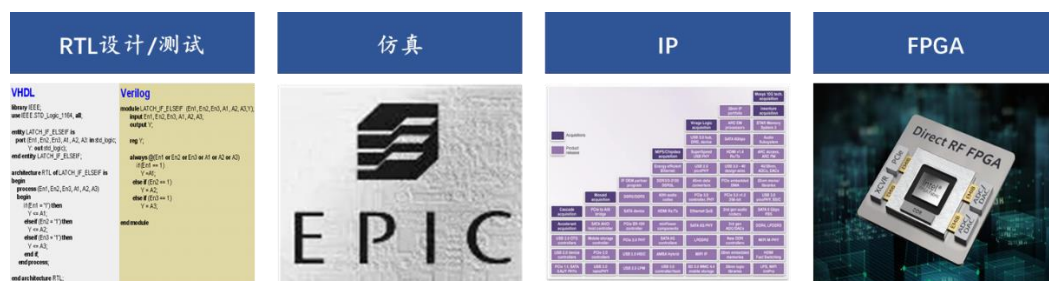
1) RTL 设计/测试：1990 年，Synopsys 进行了第一次收购。由于当时公司意识到硬件描述语言(hardware description languages, HDL)的重要性，公司收购了 Zycad 公司的 VHDL 仿真业务，并推出了测试综合产品。

2) 仿真：1997 年收购的深亚微米分析的 Epic Design Technology 和开发高级仿真产品的 Viewlogic Systems。

3) IP：1992 年 9 月，Synopsys 推出了 DesignWare，将通过方法、工具和库促进电子设计的“智能重用”。

4) FPGA：1993 年 1 Synopsys 引入了 FPGA 编译器，具有特定于体系结构的逻辑优化和映射以及状态机优化，以提高 FPGA 设计的性能。

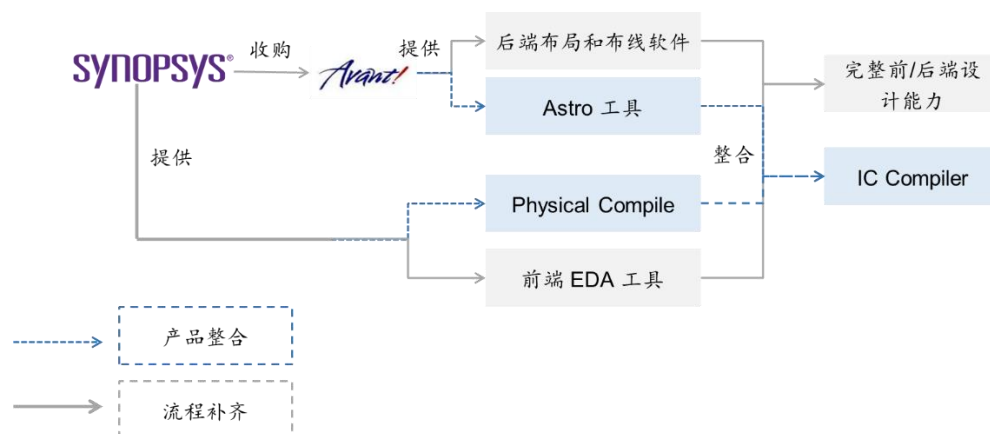
图表20：新思科技逐步补齐产品线



资料来源：公司官网、华泰研究

对 **Avant!** 的收购标志着公司正式完成对 EDA 全流程的补齐。2002 年新思科技以 8.3 亿美元收购与 Cadence 结束专利诉讼的 Avant! 公司，Synopsys 成为 EDA 历史上第一家可以提供优质前后端完整 IC 设计方案的领先 EDA 工具供应商，与 Cadence 一同成为全球 EDA 龙头企业。收购 Avant! 后，Synopsys 发挥 Avant! Astro 工具的优势，将 Astro 和 Physical Compile 结合在一起，整合为强大的后端设计工具 IC Compiler，能够并行执行物理综合、时钟树综合、布局、布线、良品率优化和校正等功能，实现前端/后端的高质量打通。

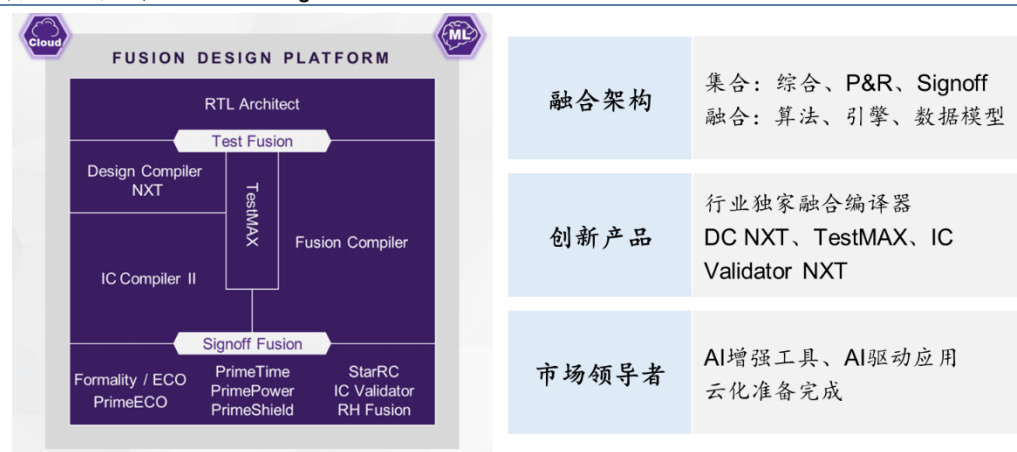
图表21：新思科技并购 Avant!



资料来源：公司官网、华泰研究

补齐基本软件能力之后，Synopsys 开始将 EDA 软件向更加集成化的方向推进。在打通 EDA 软件工具在芯片设计全流程的能力之后，Synopsys 开始将 EDA 业务向平台化和集成化的方向进一步发展，目前形成了以 EDA 设计能力为核心的四大平台：融合设计平台、定制设计平台、验证连续性平台、硅生命周期管理平台。以融合设计平台 Fusion Design Platform 为例，平台集成了综合、P&R、Signoff 等从前端设计，到后端、签核的多种工具，实现一站式芯片设计能力输出。

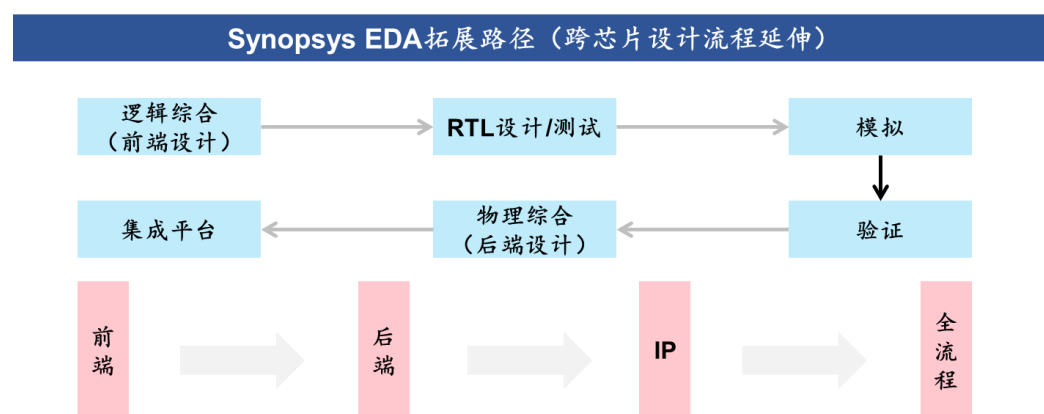
图表22：新思科技 Fusion Design Platform



资料来源：公司官网、华泰研究

总结来看，公司主要的拓展思路沿着逻辑综合→RTL 设计/测试→模拟→验证→物理综合→集成平台演进。从 1987 年以逻辑综合旗舰产品“设计编译器（Design Compiler）”切入 EDA 市场以来，新思科技围绕芯片设计流程不断延展 EDA 软件能力范围。在切入逻辑综合市场之后，公司通过兼并收购，逐渐补齐 RTL 设计/测试、模拟、验证等产品线，并在 21 世纪实现 EDA 工具从单一软件向集成平台的进一步演化。

图表23：新思科技 EDA 拓展路径



资料来源：公司官网、华泰研究

未来展望：产业整合有望加速，公司份额或继续提升

从并购策略来看，新思科技偏好横向并购以拓展业务范围。我们看到，Synopsys 在过去的并购历程中，主要通过横向并购不同领域的标的公司（如对 CAE 领域 Ansys 的并购）以实现营收体量和 TAM 的快速提升。具体来看，公司过去的典型横向并购包括：1997 年收购 Epic Design Technology，为公司带来了 NanoSim 等仿真和分析工具；2002 年收购 Avant! 帮助公司衔接了前端和后端工具；2003 年收购 Numerical Technologies 的光学邻近校正（OPC）和相移掩模技术（PSM）帮助公司拓展到物理实现领域。而 Cadence 更多采用纵向并购，尤其是在后端设计领域深耕，以实现细分市场影响力的壮大。具体来看，Cadence 在 1989 年收购 Tangent 后推出了时序驱动 ASIC 布局和布线工具后，又于 1991 年收购 Valid，获得其 Allegro 平台的仿真、布局和验证技术，后续又陆续收购了 Comdisco、CCT 等拥有顶尖后端设计技术的公司，从而强化自身在后端设计领域的优势。

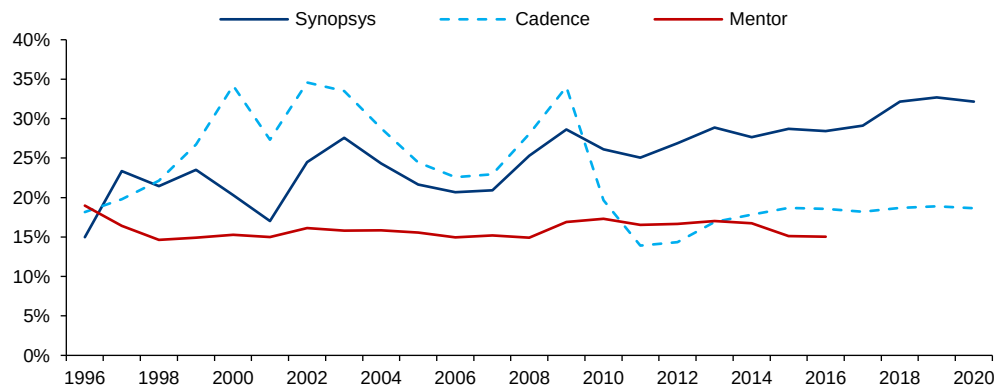
图表24：Cadence 早年对后端布局布线公司的并购



资料来源：Cadence 官网、华泰研究

从并购结果来看，横向并购帮助公司快速扩大市场份额。据 ESDA，Synopsys 市场份额于 2008 年超过 Cadence，后始终保持其在全球 EDA 市场的领先地位，2020 年全球 EDA 市场份额 32%，份额扩张速度较快。我们认为，两家公司并购策略的差异是导致份额变化差异的重要原因。横向并购的策略，帮助新思科技更早打通了全流程 EDA 的工具链条，触达更多潜在用户，从而奠定行业龙头地位。如 2002 年的收购发挥 Avant! 的 Astro 工具优势，先是和 Physical Compile 结合在一起，又和 Physical Compile 完全整合为强大的 IC Compiler，使新思科技成为 EDA 历史上第一家可以提供顶级前后端完整 IC 设计方案的领先 EDA 工具供应商。未来，随着芯片设计向系统级方向发展，公司或继续通过横向并购的方式实现市场份额进一步扩张。

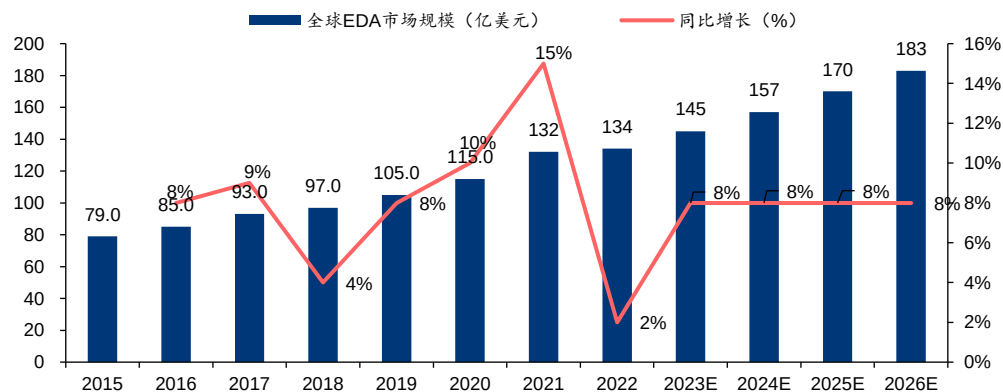
图表25：全球 EDA 市场份额



资料来源：ESDA、公司年报、华泰研究

未来公司或继续推动产业整合，份额提升有望助力公司营收快速增长。我们认为，随着公司持续推进 EDA 产业并购整合，市场份额有望进一步扩张。在此基础上，随着下游芯片设计需求不断释放，EDA 市场本身规模也在快速壮大。据 ESDA，全球 EDA 市场规模从 2016 年 85 亿美元增长到 2021 年 132 亿美元，CAGR 约 9%。据 ESDA 预计 2023-2026 年全球 EDA 市场规模 CAGR 将达 8%。基于此，我们预计公司未来收入增速有望超越行业平均水平，实现营收体量的进一步成长。

图表26：全球 EDA 市场规模



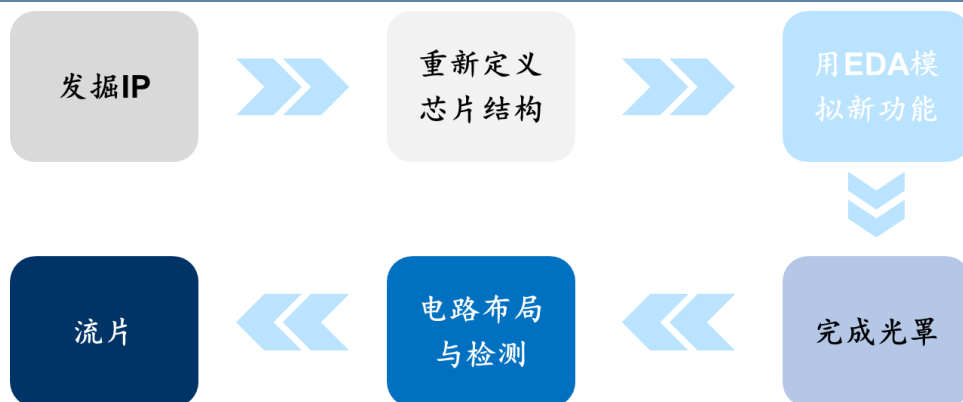
资料来源：SEMI、ESDA、华泰研究

成长逻辑二：陆续发力 IP、软件完整性，探索多元成长曲线

IP 业务：占据市场领先地位，逐步拓展定制化市场空间

芯片设计过程中逐步沉淀大量可复用 IP。IP（Intellectual Property，知识产权核）即指芯片设计所形成的重复使用设计模块。一个成功的 IP 设计往往拥有独家版权，并且将成为未来功能化芯片设计改良的母版，被各大公司采购和重复利用，造就了高通、英特尔等巨头。各家公司可以通过购买成熟可靠的 IP 方案，在原有的 IP 基础上搭建特定的客户需求和技术方案，从而缩短设计开发流程，提高可靠性，将芯片的产业价值和规模最大化。集成电路工业已积累了数以万计的成熟 IP 供市场使用，现有的不少 SoC 厂商通过发掘市场中成熟的 IP 进行自我演进，并在功能上精确嫁接客户需求，缩短整个交付流程。

图表27： 芯片设计从 IP 到交付流程



资料来源：ESDA、华泰研究

深刻洞察行业趋势，公司将业务范围向 IP 核延伸。随着集成电路设计的日益复杂和精密，单纯依赖传统的 EDA 工具已难以满足行业对于设计效率、性能优化和时间上市的多重需求，IP 核逐渐凸显出其核心价值。因此，公司基于对行业发展趋势的深刻洞察、对市场需求变化的精准把握，将业务范围向 IP 核延伸。通过将 EDA 业务的深厚积累与 IP 业务的独特优势相结合，新思科技旨在打造一个更加完整、高效的半导体设计生态系统，为客户提供一站式解决方案。这样的战略布局不仅有助于公司巩固在现有市场的领导地位，更有望为其开辟新的增长点。

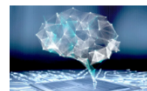
图表28： 推动 IP 需求增长因素



资料来源：公司官网、华泰研究

具体来看，公司面向不同应用场景提供多种 IP 产品。Synopsys 为 SoC 设计人员提供了种类广泛的优质硅验证 IP 产品组合，适用于人工智能、汽车、数据中心、物联网和数字家居市场等各种应用。面向人工智能的产品能满足 AI（人工智能）应用的处理、内存和连接要求的硅验证 IP；面向物联网提供经过优化的满足物联网应用的功耗和性能要求的 IP 解决方法；面向汽车提供广泛的车载 IP 产品组合，可用于 ADAS、联网汽车和信息娱乐，以及主流 MCU 应用；面向 5G 移动提供高速模拟前端、FinFET 技术、接口 IP 等；面向数据中心提供经过优化的具有高性能和高能效的 IP 解决方案。

图表29：新思科技面向不同应用场景的提供 IP 核产品

面向市场	细分市场	提供产品
	物联网	- 可穿戴信息娱乐系统 - 可穿戴健身保健设备 - 智能家居&电器 - 计量与智能城市 - 商业 满足物联网应用的功耗和性能要求以及IoTSoC 设计的特定要求。此类设计包括硅验证有线和无线IP、数据转换器、安全IP、低功耗嵌入式存储器和逻辑库、节能处理器芯核和集成式IP 子系统。
	汽车	- ADAS - 联网汽车和信息娱乐系统 - 网关 - ISO 26262功能安全 提供广泛的汽车级DesignWare 接口、处理器、安全和基础IP 产品组合。具有高水平的安全性、稳态性、质量和可靠性，加速了SoC 级设计和资格认证。
	5G移动	5G手机 5G移动基础架构 DesignWare®IP 产品组合提供了可靠的解决方案，从高速模拟前端到先进FinFET 技术和处理解决方案中采用的久经验证的接口IP，可满足前沿的5G 芯片组设计的需求。
	数据中心	云计算AI服务器、AI加速器、云服务器、网络、存储、通信网络处理器、边缘计算、视觉计算、HPC 提供种类齐全的优质硅验证IP 产品组合，帮助设计人员开发SoC，用于高端数据中心和高性能计算。包括AI加速器、边缘计算、视觉计算、计算/应用服务器、网络和存储应用。Synopsys DesignWare®基础IP、接口IP、安全IP 和处理器IP 经过优化之后实现了高性能、低延迟和低功耗，同时支持领先的工艺技术。
	人工智能	满足AI应用的处理、内存和连接要求。处理器将用于管理机器和深度学习任务中大量不断变化的计算要求；支持具有不同存储器限制（包括带宽、容量、缓存一致性）的高效架构；为AI应用提供可靠的CMOS 图像传感器、麦克风和运动传感器连接（包括视觉、自然语言理解和情境感知）。

资料来源：公司官网、华泰研究

新思科技 IP 核产品覆盖完备度高。公司为各种 SoC 设计提供高质量和半导体 IP 解决方案，产品覆盖从基于标准的 IP 核到完整的定制架构，其中核心产品 DesignWare IP 系列包括逻辑库、嵌入式存储器、PVT、模拟 IP、接口 IP、安全 IP、嵌入式处理器和子系统。公司还提供芯片架构、子系统、信号/电源完整性、硬化、原型设计套件和硅晶初启支持，能够满足客制化的芯片需求。为了加快原型设计、软件开发和 IP 集成，新思科技 IP 加速计划还提供了 IP 原型设计工具包、IP 软件开发工具包和 IP 子系统，用于快速将 IP 集成到 SoC 中。

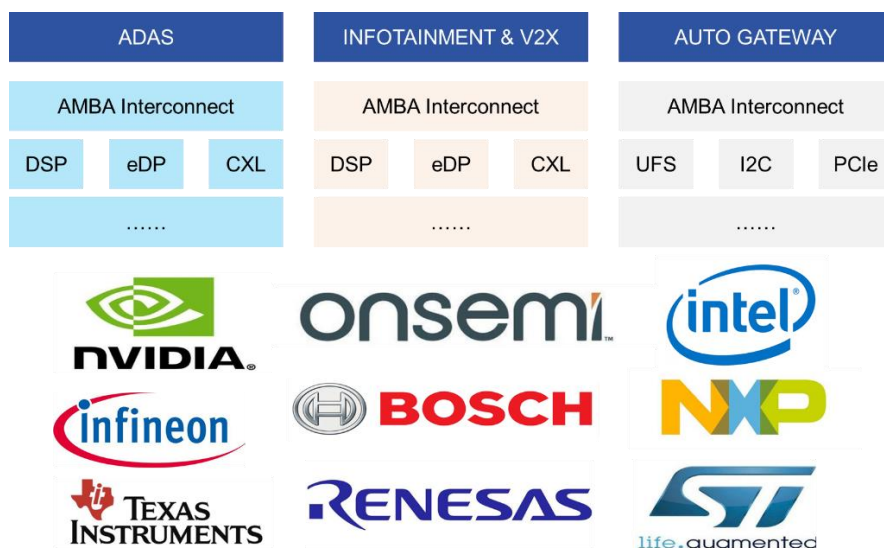
图表30：新思科技 IP 核产品覆盖程度高

IP核类型	Synopsys	Cadence	Imagination	SST	ARM	芯原	CEVA
中央处理器	√				√		
数字信号处理器	√	√				√	√
图形处理器			√		√	√	
图像信号处理器			√		√	√	
接口模块	√	√			√	√	
通用模拟IP	√	√				√	
基础库	√	√			√		
嵌入式NVM	√	√					
内存编译器	√	√	√	√	√		
射频IP					√	√	√
周边IP	√	√			√	√	

资料来源：芯原股份招股书、华泰研究

以汽车领域为例，新思科技是汽车级 IP 领域的领先者，产品覆盖 ADAS、座舱和网关。自动驾驶浪潮下，汽车 SoC 架构正在不断发展，正在向集中式域计算模块、复杂的 FinFET 工艺、人工智能（AI）功能和全新高级驾驶员辅助系统（ADAS）和车联网（V2X）通信过渡。Synopsys 提供广泛的汽车级 DesignWare 接口、处理器、安全和基础 IP 产品组合，具有高水平的安全性、稳妥性、质量和可靠性，加速了 SoC 级设计和资格认证。

图表31：新思科技在汽车领域的 IP 产品



资料来源：公司官网、华泰研究

公司通过不断外延并购，实现在 IP 领域的产品补齐和快速扩张。IP 领域公司共进行二十余次相关公司收购，其中重大收购 2 次，分别为 inSilicon 和 Virage Logic。IP 核是新思科技第二大业务线，2002 年，inSilicon 的收购为 Synopsys 提供一系列用于 Java 加速、蓝牙、以太网、USB、PCI、IEEE 1394、Utopia 和 JPEG 的 IP 核心，并为公司现有的 DesignWare 库提供补充。2010 年，公司收购 Virage Logic，通过添加具有测试和修复功能的嵌入式存储器、非易失性存储器（NVM）、标准单元库以及用于控制和多媒体子系统的可编程内核来补充 DesignWare 接口和模拟 IP 产品组合。

图表32：新思科技 IP 并购历程



注：*表示技术收购，而非公司收购；粗体表示重大收购。

资料来源：公司官网、华泰研究

多年技术沉淀造就了公司在 IP 市场的领先地位。新思科技在 EDA 技术上的领先地位为其在 IP 业务领域提供了强大的技术支撑，使其具有占得 IP 设计行业前列的能力。据 IPNest 的数据显示，2022 年全球芯片设计 IP 市场中 Synopsys 份额排名第二，达到 19.7%（EDA 企业中 IP 份额排名第一），仅次于 ARM。我们认为，新思科技能够将自身 EDA 技术优势辐射至 IP 领域的原因在于：通过外延并购实现迅速扩展、积极拓展业务范围与产品覆盖面以及注重契合市场。

图表33：全球芯片设计 IP 销售额

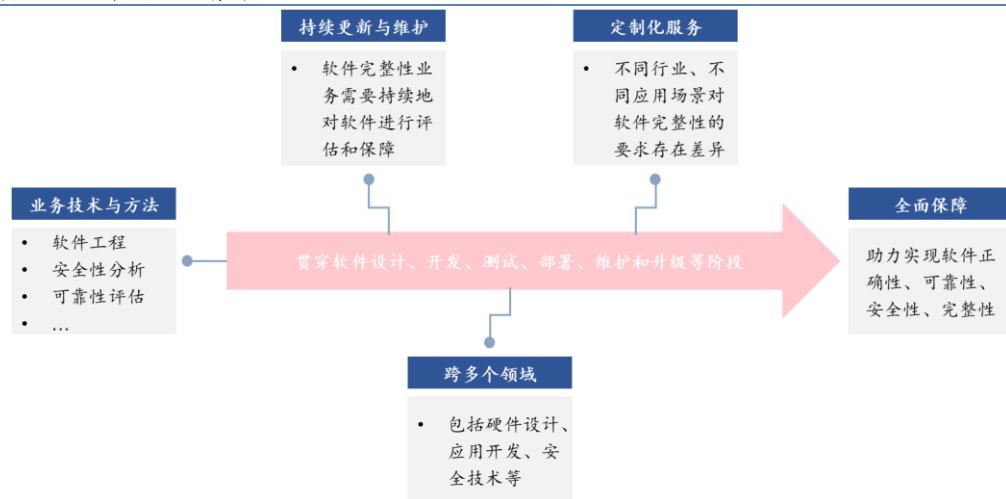
排名	公司	2021	2022	YoY	2022年 份额
1	ARM(Softbank)	220.2	274.2	24.5%	41.1%
2	Synopsys	107.7	131.5	22.1%	19.7%
3	Cadence	31.53	35.8	13.5%	5.4%
4	Imagination Technologies	15.3	18.84	23.1%	2.8%
5	Alphawave	9.0	17.5	94.7%	2.6%
6	Ceva	12.3	13.5	9.8%	2.0%
7	Verisilicon	10.9	13.4	22.1%	2.0%
8	SST	10.3	12.2	18.6%	1.8%
9	e Memory Technology	8.5	10.5	23.9%	1.6%
10	Rambus	4.8	8.8	84.3%	1.3%
前十大供应商总计		430.4	536.1	24.6%	80.3%
其他		121.8	131.6	8.1%	19.7%
总计		552.2	667.7	20.9%	100.0%

资料来源：IPNest、华泰研究

软件完整性：补足从芯片设计到软件安全的全栈能力

切入软件完整性业务，补足从芯片设计到软件安全维护的全链条。通过切入软件完整性业务，新思科技能够将其在 EDA 领域的专业技术和经验与软件完整性保障相结合，从而为客户提供更加完善的服务，这不仅有助于提升芯片设计的整体质量和性能，更能够在软件开发和维护过程中，确保最终产品的完整性、安全性和可靠性。

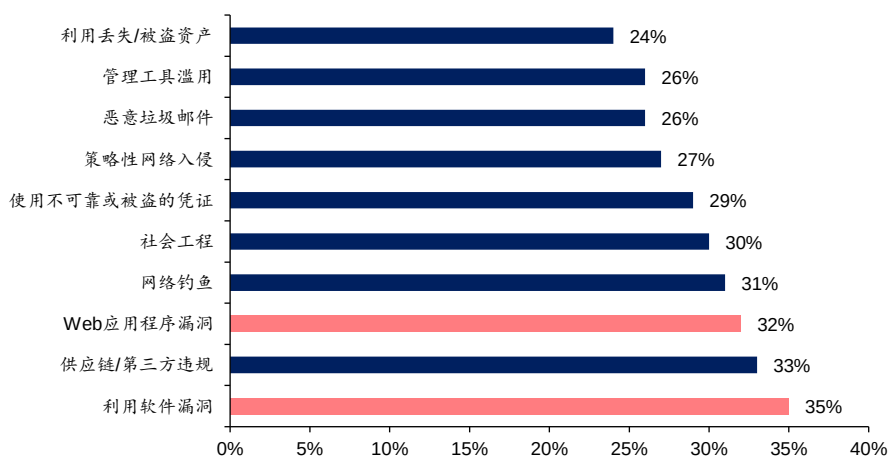
图表34：软件完整性业务特点



资料来源：公司官网、华泰研究

软件完整性可降低因软件缺陷与安全漏洞导致的风险及修复成本。随着技术的快速发展，芯片设计图、IP 核和软件等已成为拥有者不可或缺的核心资产，而软件的失效与安全漏洞或将导致企业安全问题，甚至使这些资产面临风险，根据 Forrester 的调查数据，35%的企业安全问题是软件漏洞造成的，32%的企业安全问题是 Web 应用程序漏洞造成的，而软件完整性业务则提供了一套系统的解决方案，包括静态代码分析、动态测试、模糊测试等多种技术手段，帮助开发人员在早期阶段发现并修复潜在的问题，从而提高软件的质量和开发效率、降低修复成本，避免因频繁的漏洞修补和升级给企业带来不必要的负担。

图表35：企业安全问题源头及占比统计



资料来源：Forrester、华泰研究

软件技术延伸，自有软件完整性业务全方位保障软件质量与安全。软件完整性业务与 EDA 技术存在紧密的联系，新思科技在 EDA 技术上的领先地位为其在软件完整性业务领域提供了有力的技术支撑。新思科技软件完整性业务包含软件质量和软件安全两大方面，旨在帮助组织优化人员配置、改进流程和提高技术水平，从而智能地应对在软件投资组合和应用程序生命周期各个阶段中出现的软件风险。其产品涵盖了测试产品的安全 and 质量、托管服务、项目设计开发和专业服务，以及以本地和基于云的交付方式提供的培训服务。其中，Polaris 软件完整性平台将产品和服务整合到一个集成的、易于使用的解决方案中，使安全和开发团队能够更高效地构建出既安全又高质量的软件。

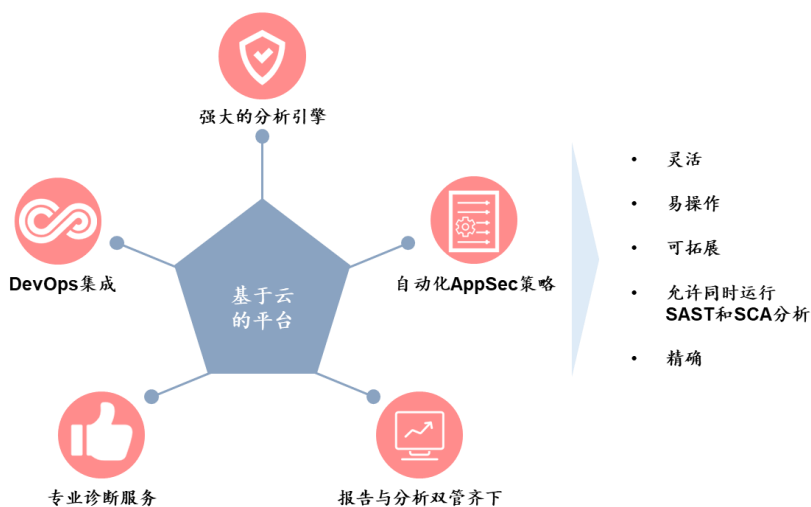
图表36：新思科技软件质量与安全解决方案

SYNOPSYS 软件质量与安全解决方案			
项目设计与开发	专业服务	托管服务	测试产品
内置安全成熟度模型 (BSIMM)	构架与设计	动态应用安全测试 (DAST)	交互式应用安全测试 (Seeker)
成熟度行动计划 (MAP)	CI/CD	静态应用安全测试 (SAST)	模糊测试 (Defensics)
一站式软件安全计划 (SSIB)	云计算	渗透测试	软件组件分析 (Protecode)
指标开发	物联网/嵌入式设备	移动应用安全测试	静态代码分析 Coverity&SecureAssist)

资料来源：公司官网、华泰研究

Polaris 平台助力简化开发流程、降低安全成本。Polaris 平台是一个集成的软件即服务 (SaaS) 应用安全平台，由业界领先的静态应用安全测试 (SAST) 和软件组成分析 (SCA) 引擎驱动。该平台将 Synopsys 软件完整性产品和服务整合到一个集成的平台之中，包括 Coverity、Black Duck 等分析引擎，实现与 IntelliJ、Eclipse 或 Visual Studio IDE 等插件的无缝集成。此外，该平台还允许安全和开发团队在开发者环境和测试环境下使用相同的安全分析引擎，确保开发全程的结果一致性。最后，Polaris 平台可随业务应用程序安全需求而扩展，使应用程序安全和开发团队能够实时协作并满足发布期限，并实现对企业应用程序风险的全面管理。

图表37：新思科技 Polaris 平台



资料来源：公司官网、华泰研究

云技术开启云市场，新思科技占得先机。其芯片设计解决方案在主流的公共云平台上都已经经过生产验证，且得到了各大代工厂的认可，可以与他们的库和工艺设计套件一起使用。新思科技的云安全解决方案为基于云的 EDA 和 IP 解决方案，以及将软件或应用程序迁移至云环境中的客户，提供了包含数据、基础设施、应用程序、威胁和漏洞管理、事件响应、合规和治理等方面的解决措施。公司以扎实的安全防护能力为背书，成功打入新增长市场。

图表38：新思科技云安全解决方案

数据	基础设施	应用程序
其中涉及对传输中和处于静态中的所有敏感信息进行加密，以及使用机密和证书。	包括监控云环境，查找安全威胁和错误配置，在公有云和整个软件生命周期中保护虚拟机和容器，对虚拟机和容器进行漏洞扫描，以及通过限制网络流量和其他访问控制来减少攻击面。	包括安全持续集成（CI）/持续交付（CD）DevSecOps，以开发和实施应用于云服务交付管道中的安全控制；使用静态应用程序安全测试（SAST）和动态应用程序安全测试（DAST）进行应用程序代码漏洞扫描；开源漏洞扫描；以及渗透测试。
威胁和漏洞管理	事件响应	合规和治理
包括扫描资产和深入了解漏洞管理和修补程序。	提供安全日志记录和监控、威胁情报服务、经过记录和测试的运行手册，以及用于升级、日志记录和监控的资源，包括云活动日志记录、登录和审计日志记录，以及用于已改进的情境意识的日志源关系统。	包括对行业认证和验证的保证，以及对控制有效性的证明。

资料来源：公司官网、华泰研究

软件安全业务下游客户丰富，客户高信任度巩固新思科技领先地位。软件安全业务客户遍布各个领域，从小型应用程序供应商到金融服务和汽车行业的大型企业，再到联邦政府机构，均有涉及。在开发和部署过程中，用户采用智能全面的解决方案，在其环境中构建应用安全测试。

图表39：软件安全业务客户丰富

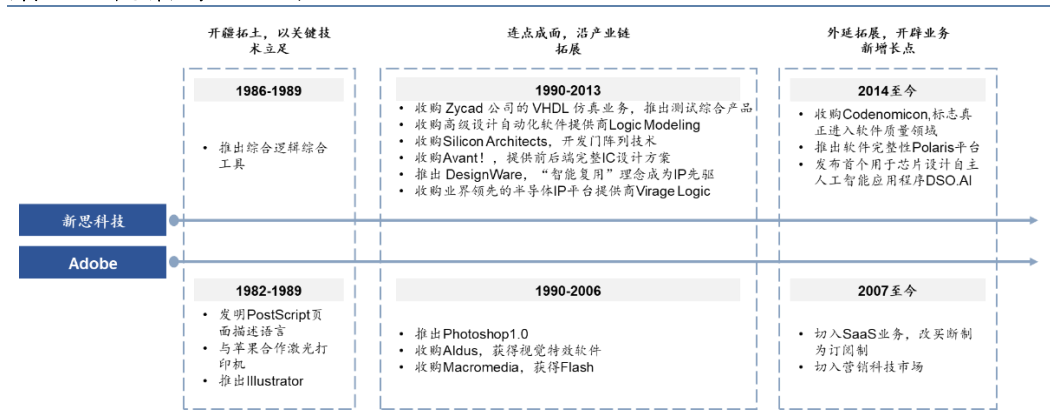


资料来源：公司官网、华泰研究

市场空间：类比 Adobe，多元业务拓展带来市场空间提升

类比来看，Synopsys 和 Adobe 的扩张方式极为相似。首先，新思科技与 Adobe 在各自领域均处于领先地位。新思科技是 EDA 行业龙头，其市场份额常年高居第一；而 Adobe 作为全球创意软件龙头，Photoshop 等软件畅销全球，两者都在各自领域具有高度影响力。此外，新思科技以其深厚的 EDA 背景，逐步从传统的项目式服务向更为标准化的产品式服务转型，这种转变与 Adobe 从提供单一设计软件向提供全方位创意云服务的路径异曲同工。最后，新思科技和 Adobe 都展现出了对云端 SaaS 模式灵活、高效特点的兴趣，并开始探索将其应用于自身的业务中。这种从点到面、从单一到多元的业务拓展策略，不仅增强了客户粘性，也为公司带来了更为稳定的收入增长。因此，新思科技与 Adobe 都具备拓展多元业务的能力，通过整合内部资源和外部合作，实现业务矩阵的扩张。

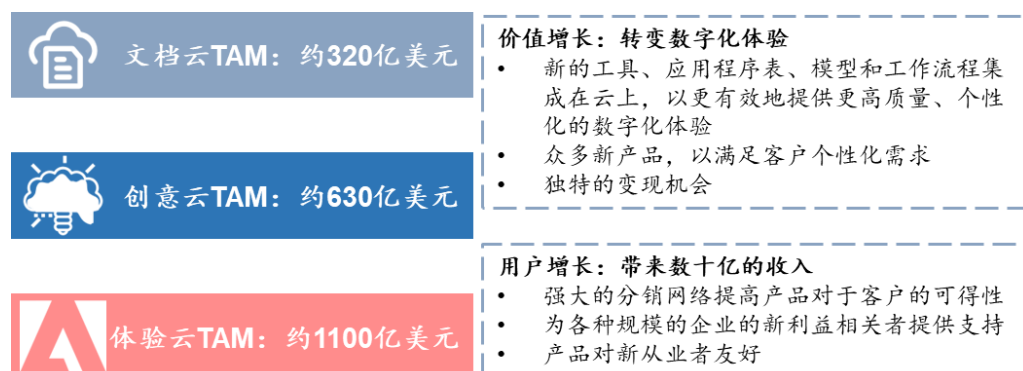
图表40：新思科技与 Adobe 对比



资料来源：公司官网、华泰研究

Adobe 沿“印刷-多媒体-营销产品”的路径扩张，本质是 TAM 的不断抬升。Adobe 最早以 PostScript 页面描述语言起家，产品主要应用于出版印刷行业。随着图像处理能力的积累，逐步将业务范围向多媒体领域延伸，推出了 Illustrator、Photoshop 等知名产品。而随着互联网和数字营销的兴起，Adobe 发现下游客户对于创造之后的营销软件同样有强劲需求，因此又将产品线向营销领域做了第二次扩张。产品线扩张的结果，则是 TAM 的持续抬升。从最早出版印刷市场，到多媒体处理市场，再到数字营销市场，Adobe 可触达市场空间的延伸，帮助公司逐步成长为全球 SaaS 软件巨头。

图表41：Adobe 的 TAM 不断抬升（TAM 均为 2024 年）

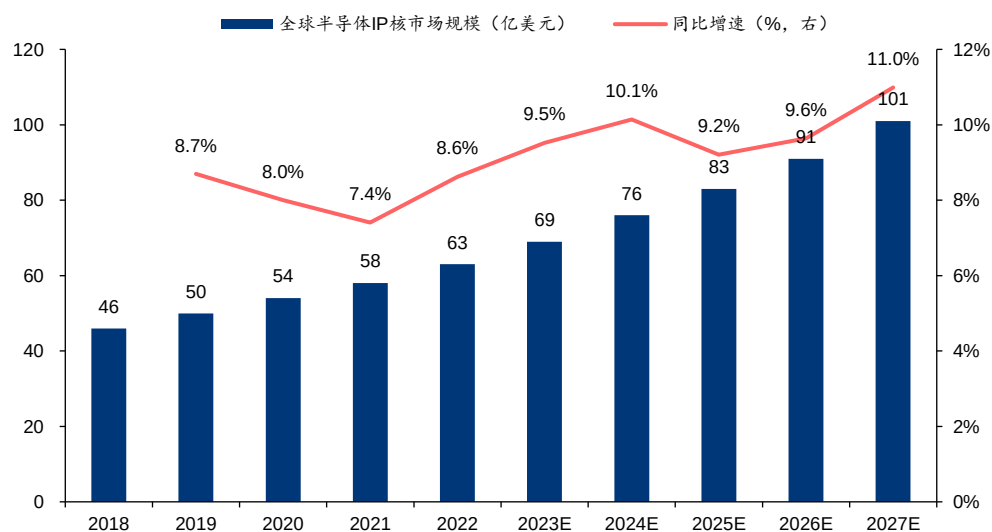


资料来源：Adobe 官网、华泰研究

Synopsys 切入 IP、软件完整性同样有望实现 TAM 扩张。我们认为，公司对 IP 和软件完整性市场的探索，有望实现类似于 Adobe 的扩张效果。具体来看，公司通过 EDA 积累可复用的 IP 设计，在不改变客户属性的情况下，拓展更多具有定制化芯片设计需求的客户，以业务为线索实现 TAM 提升。而对软件完整性领域的布局则更像 Adobe 切入营销市场，主要是基于客户业务流程的考量，进行的产品拓展，最终的结果都是 TAM 的快速提升。

IBS 预计 2023 年全球 IP 核市场规模约 69 亿美元。根据 Ipnest，2022 年全球半导体 IP 市场规模进一步增长，达到 60 亿美元。我们认为，随着芯片先进制程技术进步、定制化芯片需求不断释放，芯片设计对 IP 核的需求有望快速增长。根据 IBS 预测，半导体 IP 市场规模将从 2018 年的 46 亿美元增长至 2027 年的 101 亿美元，2019-2027 年复合增长率为 11.9%。

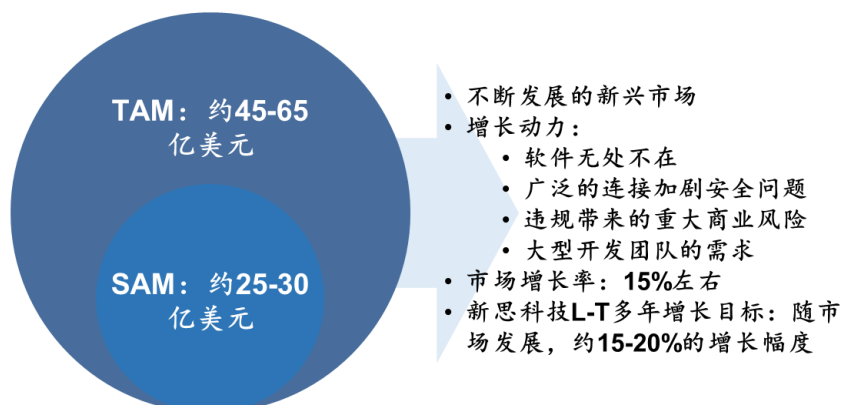
图表42：全球半导体 IP 市场规模



资料来源：IBS、华泰研究

公司预计软件完整性业务 TAM 最高可达 65 亿美元。新思科技定义的软件完整性是使组织能够管理应用程序安全、质量和遵从性风险的解决方案，包括软件安全和软件质量两个方面，服务于各行各业的组织，包括嵌入式解决方案和完整的企业解决方案。据新思科技官网，软件质量和安全 TAM 约 45-65 亿美元，且保持着每年约 15% 的增长率；而在总目标市场中，公司目前可以基于其资源、能力和市场覆盖的部分为 25-30 亿美元，长期年复合增长目标为 15%-20%。

图表43：软件安全市场潜在空间



资料来源：新思科技官网、华泰研究

成长逻辑三：AI+云新技术加持，不断强化产品力

EDA 产业两大趋势：AI 赋能、软件云化

AI 赋能 EDA：开启 EDA2.0，延续增长动力

AI 在 EDA 领域的应用正逐步成熟。华美半导体协会（CASP A）2017 年会期间，Cadence 公司工程师 David White 提出 AI/ML 的采用过程可以分为四个阶段：快速模式、增强智能、假设最优和全机器自动化，最终实现数据生成、训练和验证模型，经校准后集成到底层的优化过程中。结合主流厂商产品中机器学习的渗透情况，Cadence 公司认为目前 EDA 领域机器学习应用大致处于第二阶段。

图表44：AI/ML 采用过程四阶段

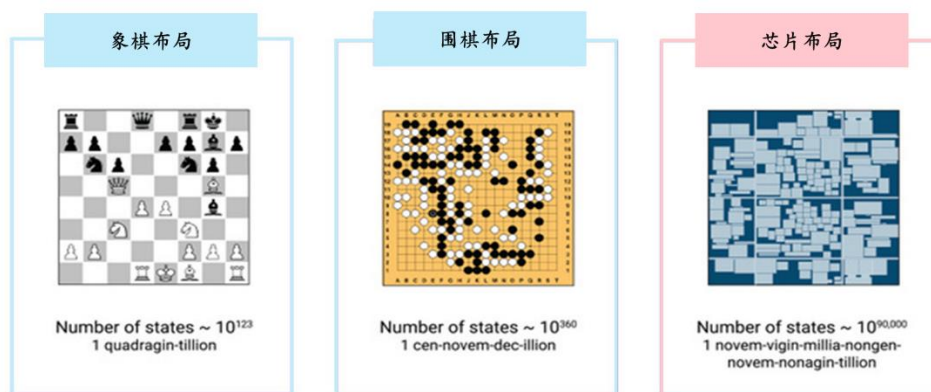
阶段	快速模式 (Fast Model)	增强智能 (Augmented intelligence)	假设最优 (What-If Optimization)	全机器自动化 (Full Machine Automation)
概述	使用机器学习/深度学习模型加速长时间求解过复杂多元非线性系统（方程）。	✓ 增加设计者的知识，以改进生产力和 TAT ✓ 通过学习设计者偏好来定制工具	✓ 允许使用可观测的和已知的数据创建模型 ✓ 模拟/评估不可观测的或不确定的因素来创造可靠的设计以满足设计要求	基于系统级别要求进行全机器自动化的芯片封装和电路板设计
案例	✓ 学习基于求解程序的 FEM/BEM，实现快速机器学习寄生参数提取 ✓ 混合信号仿真的模拟宏观模型，减少 20-40 倍 TAT	关联到电路类型、层、技术节点和过去决策的线路布局拓扑建议	✓ 针对“假设”不可观测或不确定数据，提供基于机器学习的模型和成本函数，寻找优化的、可靠的布局和布线结构 ✓ 需要高并行处理硬件	✓ 所有的设计都被创造且优化，系统级别的要求能够得以协调 ✓ 允许满足多任务需求的相同或近似设计

资料来源：CASP A、华泰研究

目前 AI+EDA 的效果主要体现在：优化 PPA、缩短验证周期、节约开发成本。扩展摩尔靠电路设计以及系统算法优化而非单纯的堆叠晶体管实现芯片性能的提升，同时将不同功能的芯片和元件组装拼接在一起封装，实现异质集成，从而提升产品性能。AI 可赋能设计、验证测试和制造多个环节，其中主要包括两个方面：

- 1) 优化空间设计，提升 PPA。随着芯片晶体管数量增多、布局的复杂程度越来越高，对芯片进行空间设计并提升功率、性能和面积（PPA）受到约束。AI 可以通过图形神经网络（GNN）和强化学习（RL）功能分析和学习成千上万的芯片平面图，并对芯片上指数级增长的组成部分进行空间设计以找到最优 PPA 安排。

图表45：AI 赋能高复杂度的芯片空间设计



资料来源：公司官网、华泰研究

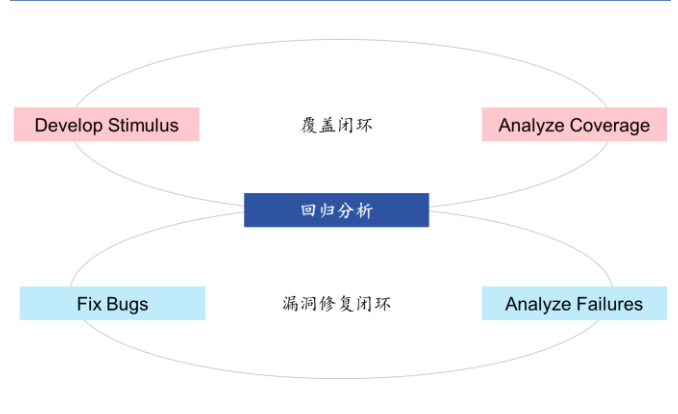
- 2) **提高仿真验证覆盖率、缩短调试修复周期。**芯片验证过程中需要对设计空间逐一检查，其中覆盖率收敛流程仍然存在挑战，包括覆盖率规划、覆盖率收敛、激励开发和根本原因分析，验证周期中的迭代循环占用了大部分时间，而 AI 自主学习的能力则可以大大缩短迭代循环时间，提高覆盖水平和调试修复速度。

图表46：覆盖率收敛流程三大挑战

覆盖率规划	开发者很难确定测试平台的覆盖率定义中要写哪些内容。
覆盖率收敛	开发者很难确定什么测试用例对覆盖最有用。开发者可能要运行同一个测试用例1000次，才能达到50%的覆盖。
激励开发和根本原因分析	开发者可能会遇到激励本不应该执行某个特定配置或错误的情况。或许激励的编写方式导致其根本无法达到覆盖目标。

资料来源：新思科技公众号、华泰研究

图表47：典型验证周期中的迭代循环



资料来源：新思科技公众号、华泰研究

- 3) **在此基础上，AI+EDA 可以降低研发成本。**随着终端芯片产品加速迭代，EDA 需要在更短的周期内适配开发特点以满足市场需求。而 AI 的应用从设计、验证等芯片设计耗时最长的核心环节入手，优化设计效率，实现研发周期的缩短和研发成本的降低。据新思科技官网，验证在典型 SoC 项目中的工作量占比约 70%。因此，AI 技术的加速作用，有望帮助芯片设计公司降低成本，产业重要性有望逐步提升。

EDA 云化：降低算力门槛，提高设计效率

AI 从技术层面提升 EDA 效率，云技术则从底层基础设施层面提供强大算力和存储，为新技术的应用和设计加速提供底层支持。具体来看，EDA 上云主要由两方面因素驱动：

1) 芯片工艺的进步使 EDA 厂商对算力需求扩大，增加成本压力。芯片设计规模的增大使得设计、逻辑综合、物理验证到 Signoff 等各个阶段对 CPU 和内存要求越来越高。在芯片项目的早期以及中期，服务器资源需求还可控。一旦到了项目后期，全芯片的前仿、后仿、PV、时序修复等算力需求火力全开，多个算力需求高的环节并行，使服务器不堪重负。

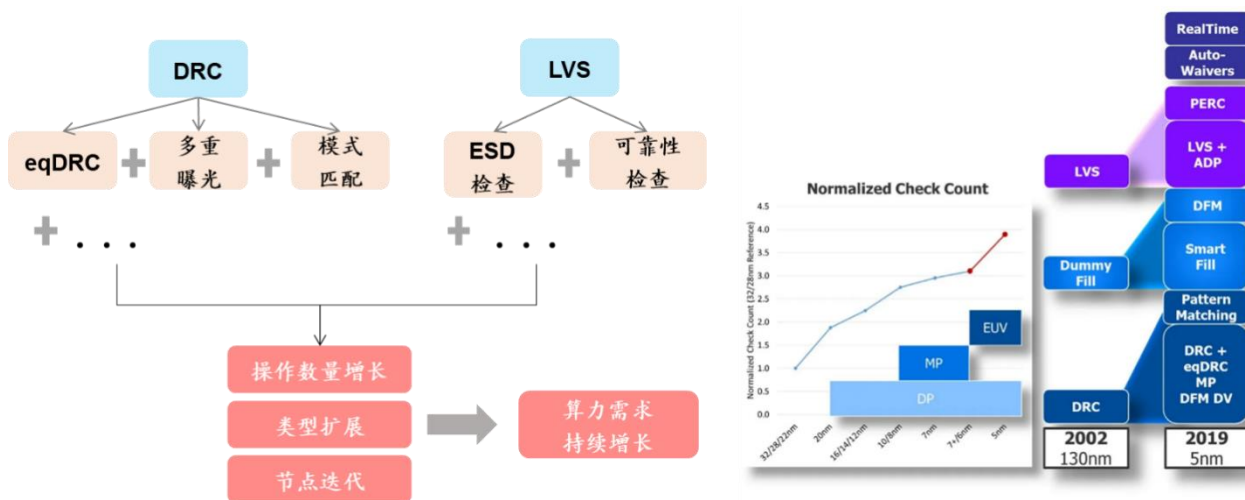
图表48：芯片设计对算力要求较高



资料来源：CSDN、华泰研究

芯片设计流程中，算力需求在仿真环节体现得尤为明显。在如今的尖端制造工艺节点上，DRC（Design Rule Check，设计规则检查）已经不只是简单的 DRC，还牵扯到 eqDRC、多重曝光（Multi-patterning）、模式匹配等问题；LVS（Layout Versus Schematic，一致性检查）则需要加上 ESD 检查、可靠性检查之类的问题。不仅检查操作数量在增加，类型也在扩展，节点迭代造成的算力需求增长还在持续。

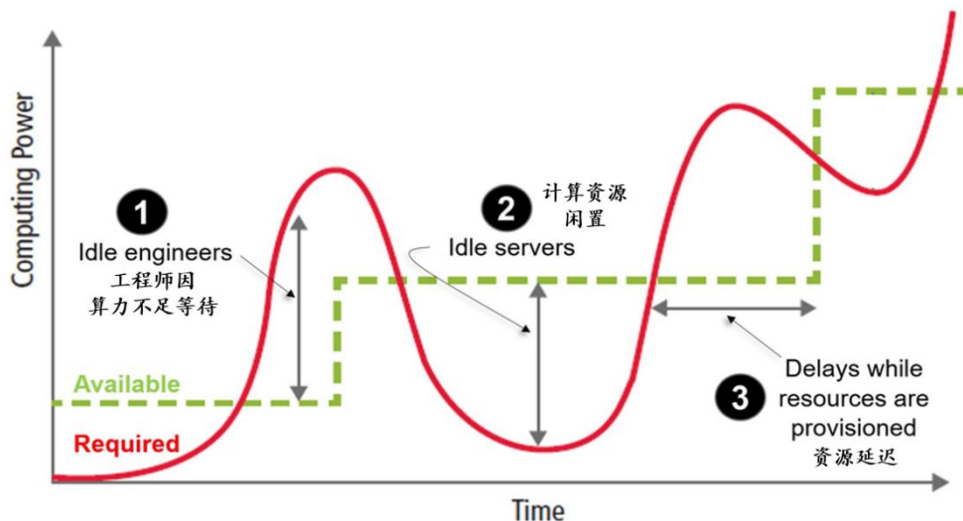
图表49：芯片设计过程中对算力要求较高的环节



资料来源：CSDN、Semiconductor Engineering、华泰研究

2) EDA 算力需求分布不均且波动较大、难以预测。一方面，芯片行业是一个典型的季节性行业，比如一年生产、设计一款或是若干款芯片，只有在芯片设计过程中的某些月份，可能会大幅增加对算力的要求，但其他阶段可能几乎没有任何算力需求。另一方面，不同设计阶段对于算力需求是存在差异的，要么无法达成所需算力资源，要么固有资产的算力闲置造成了较大程度的成本浪费。此外，随着芯片设计周期的缩短，算力需求的波动将会更大和不可预测。

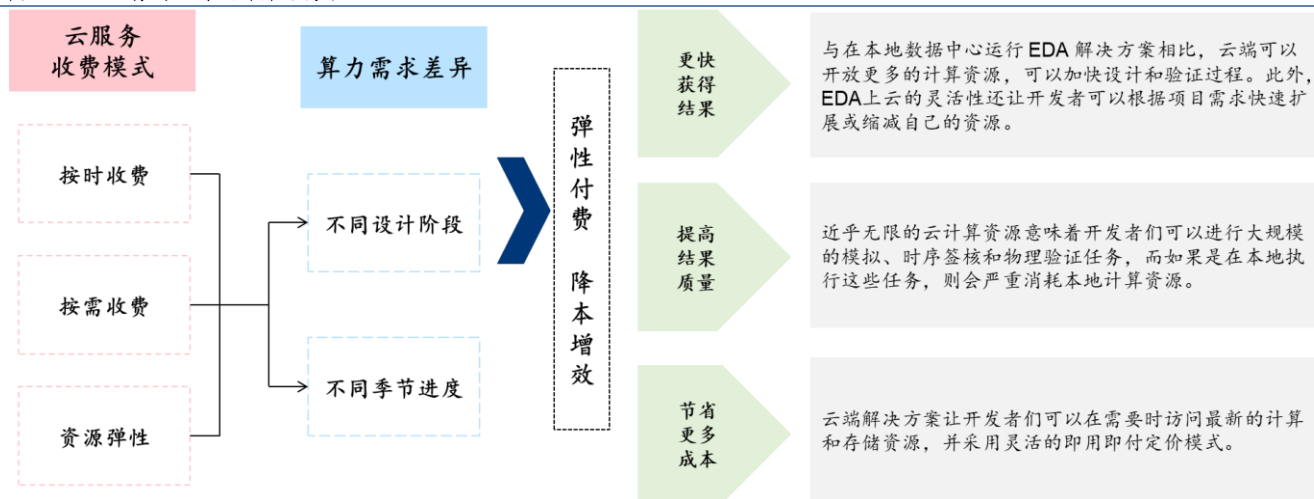
图表50：芯片设计阶段算力需求分布不均



资料来源：Semiconductor Engineering、华泰研究

云服务的灵活性、可扩展性和较好的性能则可以满足芯片设计的弹性算力需求。对于资源呈现周期性需求规律的情况，在本地部署和管理服务器事倍功半，云服务不仅可以通过按时按需收费为厂商提供灵活的算力和存储服务，还可以根据 EDA 厂商需求在安全的云环境中扩展其设计和验证的能力。

图表51：云服务与芯片设计算力需求



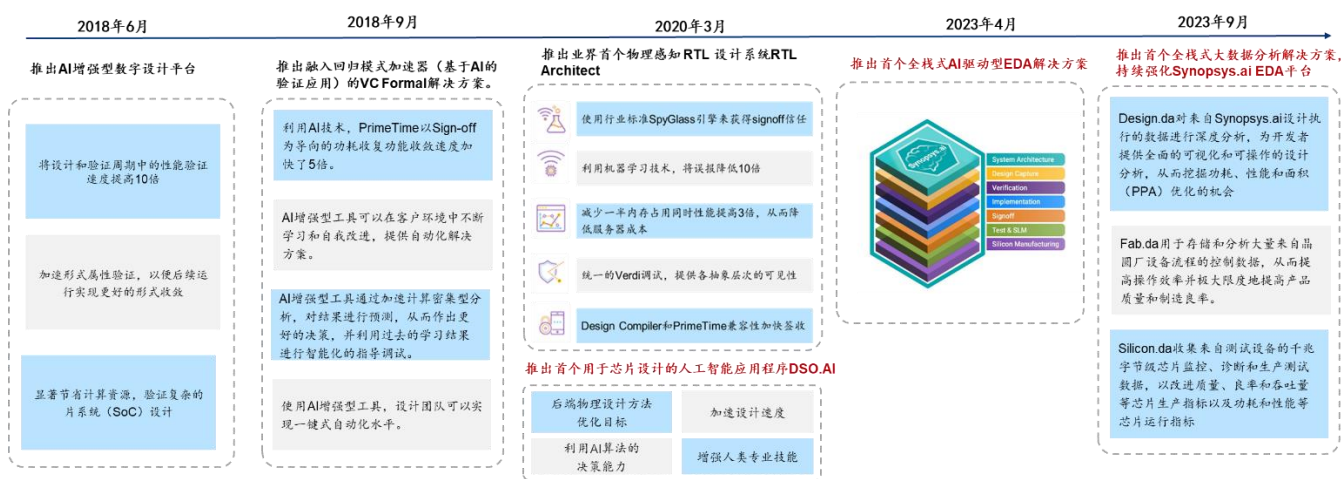
资料来源：CSDN、公司官网、华泰研究

公司积极布局 AI+云，产品竞争力不断提升

AI 布局：Synopsys.ai 赋能芯片设计

新思科技 AI 赋能 EDA 领域产品落地领先，覆盖环节和技术深度引领行业。在全球 EDA 厂商中，新思科技是首个推出全栈式 AI 驱动型 EDA 解决方案的公司，并率先实现了在芯片设计、验证、测试和制造四个方面的应用，覆盖范围行业领先；此外，新思科技的产品也已经得到客户的广泛应用，根据新思科技官网 2023 年 4 月新闻，全球十大半导体企业中已有 9 家公司采用了 Synopsys.ai 解决方案，第十家也正在测试中；根据公司 23Q3 电话会，截至 2023 年 8 月，新思科技 DSO.ai 已助力客户完成 270 次流片。在 AI 驱动芯片设计领域的领先布局奠定了新思科技在该领域的全球领导者地位，未来 AI 引擎持续在芯片开发项目中的不同数据集上进行训练，优化结果的能力有望持续提升。

图表 52：新思科技 AI+EDA 布局历程



资料来源：公司官网、华泰研究

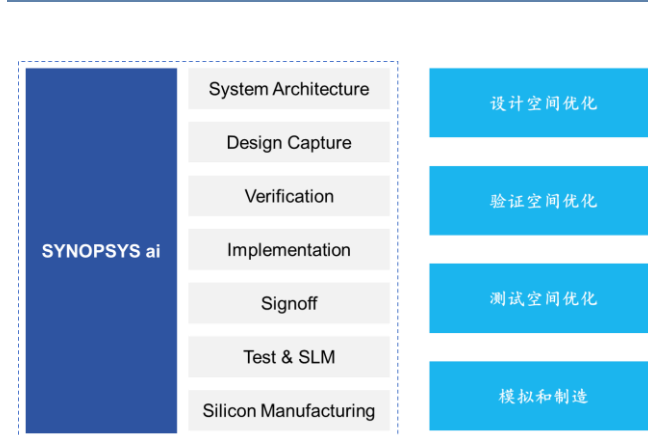
业界首款全栈式 AI 驱动型 EDA 解决方案 Synopsys.ai 引领芯片设计新范式。2023 年 4 月，新思科技推出了业界首款全栈式 AI 驱动型 EDA 解决方案 Synopsys.ai，覆盖了先进数字与模拟芯片的设计、验证、测试和制造环节。基于此，开发者第一次能够在芯片开发的每个阶段（从系统架构到设计和制造）都采用 AI 技术，并从云端访问这些解决方案。

图表 53：Synopsys.ai 应用功能

设计	数字化设计空间优化以实现功耗、性能和面积 (PPA) 目标，并提高生产效率。截至 2023 年 1 月，新思科技 DSO.ai 已助力客户完成 100 次流片。 模拟设计自动化，实现模拟设计跨工艺节点的快速迁移。
验证	验证覆盖率收敛和回归分析，以实现更快的功能测试收敛、更高的覆盖率和预测性错误检测。
测试	自动测试生成，可减少并优化测试模式，提高芯片缺陷覆盖率并加快获取测试结果。
制造	制造解决方案，可加速开发高精度光刻模型，以大幅提高芯片良率。

资料来源：公司官网、华泰研究

图表 54：Synopsys.ai 全栈式套件

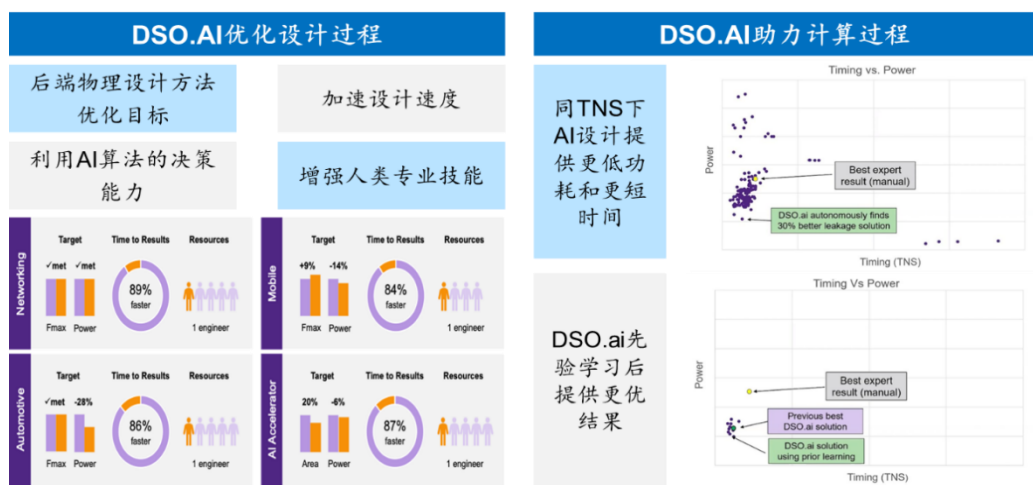


资料来源：公司官网、华泰研究

Synopsys.ai 现包括四大解决方案：

1) DSO.ai：首个用于芯片设计的自主人工智能应用程序。DSO.ai 解决方案是一种人工智能和推理引擎，使用 AI 引擎来改善功耗、性能和面积，在芯片设计的超大解决方案空间中搜索优化目标。DSO.ai 依托训练数据并将学习结果应用到各个项目，来加速流片并实现 PPA 目标，从而大规模扩展对多个选项的探索。

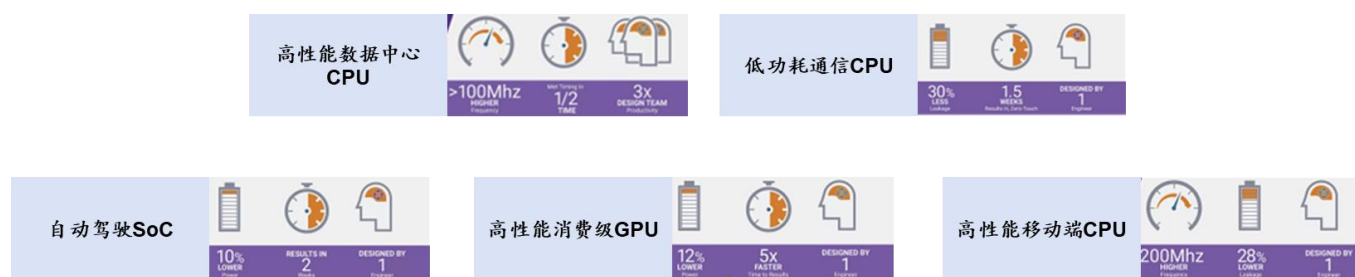
图表55：DSO.ai 主要能力



资料来源：公司官网、华泰研究

DSO.ai 可帮助多类型芯片设计提高效率、降低能耗。包括高性能数据中心 CPU、低功耗通信 CPU、汽车 SoC、高性能消费 GPU、高性能手机 CPU 等，DSO.ai 可有效提高芯片时钟频率、减低功耗、减少参与设计的人员、缩短设计时间。

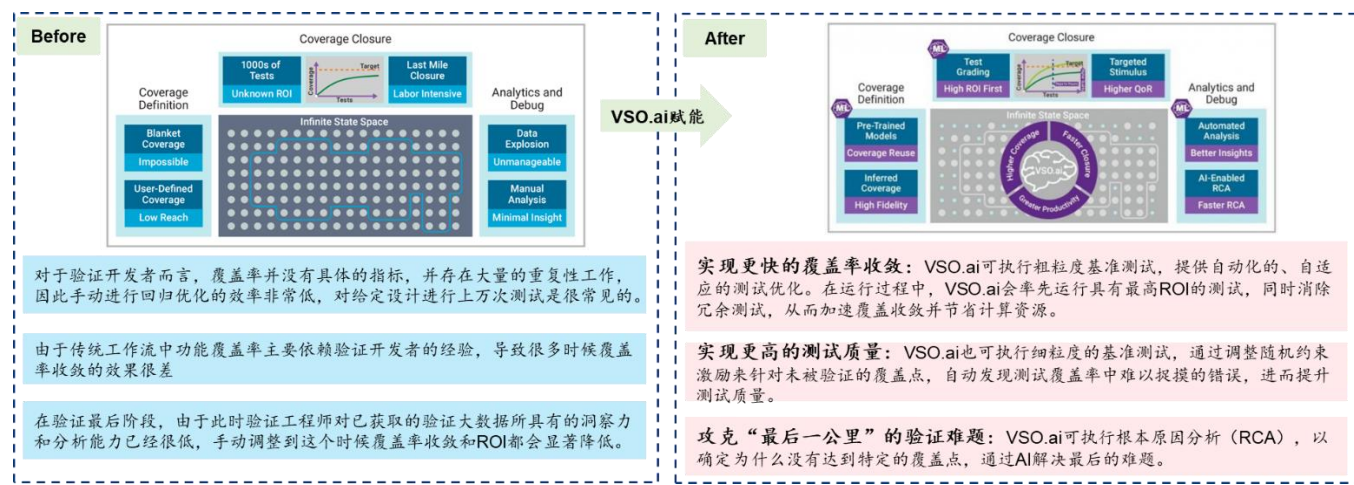
图表56：DSO.ai 帮助多种芯片设计提高效率、降低能耗



资料来源：公司官网、华泰研究

2) VSO.ai：业界首款 AI 驱动验证解决方案。其旨在实现更快实现更高质量的覆盖率收敛。该技术可识别并消除回归中的冗余，并自动进行根源分析。VSO.ai 检查 RTL 和激励，以推断覆盖率并突出覆盖率差距，节省大量时间并确保测试的高投资回报率。

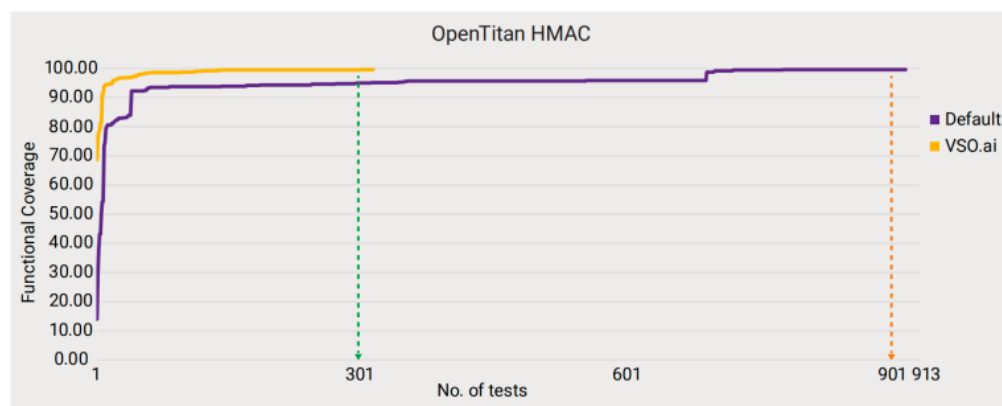
图表57: VSO.ai 赋能验证环节



资料来源: 公司官网、华泰研究

VSO.ai 为验证设计的回归流程注入了全新活力。传统的检验设计回归流程可能需要数天时间, 成千上万的测试会消耗掉大量计算资源, 最后的收敛工作不仅非常耗费人力, 人工分析庞大的数据也难以得出可行的见解。VSO.ai 通过检查 RTL 来推断覆盖范围, 同时会高亮显示需要覆盖的区域, 从而节省大量时间并确保测试具有高 ROI。据公司官网, 瑞萨电子借助新思科技 VCS 功能验证解决方案(Synopsys.ai 的一部分)进行 AI 驱动验证, 他们在减少功能覆盖率漏洞方面实现了 10 倍以上的提升, 同时 IP 验证效率提高了 30%。此外, 根据新思科技官网数据, OpenTitan HMAC 的 IP 验证示例显示 VSO.ai 在实现 100% 功能覆盖率的速度上是传统方案的 3 倍。

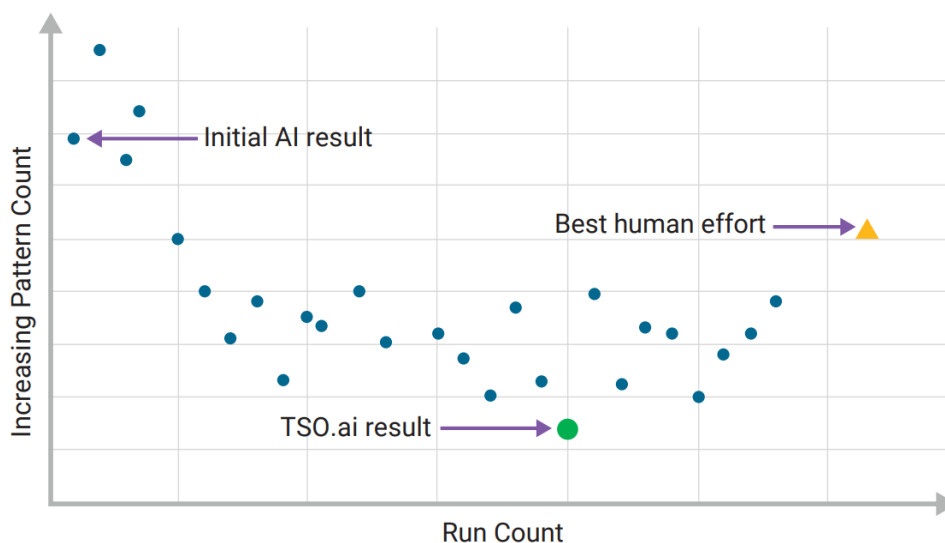
图表58: OpenTitan HMAC 同步系统中 VSO.ai 的验证效果



资料来源: 公司官网、华泰研究

3) TSO.ai: 是业界首款针对半导体测试的自主人工智能(AI)应用, 能最大限度地降低当今复杂设计的测试成本并缩短上市时间。一方面, 该应用可以优化 ATPG 参数调整, 标准 ATPG 需要设置许多工具参数和选项, 因此需要更多的专业知识才能有效地操作该工具, 并在尽量短的时间内产生最佳结果, TSO.ai 通过使用 AI 驱动的优化引擎来智能地自动执行 ATPG 参数调整, 并始终如一地实现针对特定设计的 QOR 优化, 从而解决了这些挑战。另一方面, TSO.ai 在大型测试搜索空间中自动搜索最佳解决方案, 以最大限度地减少测试向量的数量和 ATPG 迭代时间, 从而大幅降低测试成本。

图表59：TSO.ai 以最少数量的测试向量或测试周期数实现目标测试覆盖率



资料来源：公司官网、华泰研究

4) ASO.ai 通过 AI 模拟自动化，提高模拟设计、仿真、验证和实施 workflows 的生产力。在模拟设计迁移方面，ASO 能够实现分层模拟 ip 跨技术节点的快速迁移，包括自动原理图迁移和基于知识的自动布局迁移。在布局感知设计优化方面，ASO 可以实现多目标优化代理，在运行过程中进行学习，帮助工程师在数百个 PVT 弯道和多个测试中同时集中并进一步优化模拟设计。基于人工智能的优化器可以在布局前和布局后的寄生网络上工作，以快速收敛并满足设计规范。在智能仿真分析方面，ASO 帮助工程师快速理解复杂的信号级行为在一个庞大的角落和多试验台模拟数据集，否则不能捕捉到基于表达式的仿真分析，很难通过观察波形来识别。Synopsys ASO. ai 自动化工作流程旨在改善设计人员的周转时间 (TaT)，降低结果成本 (CoR)，同时提高模拟设计的结果质量 (QoR)。

图表60：人工智能模拟自动化功能和解决方案 ASO.ai



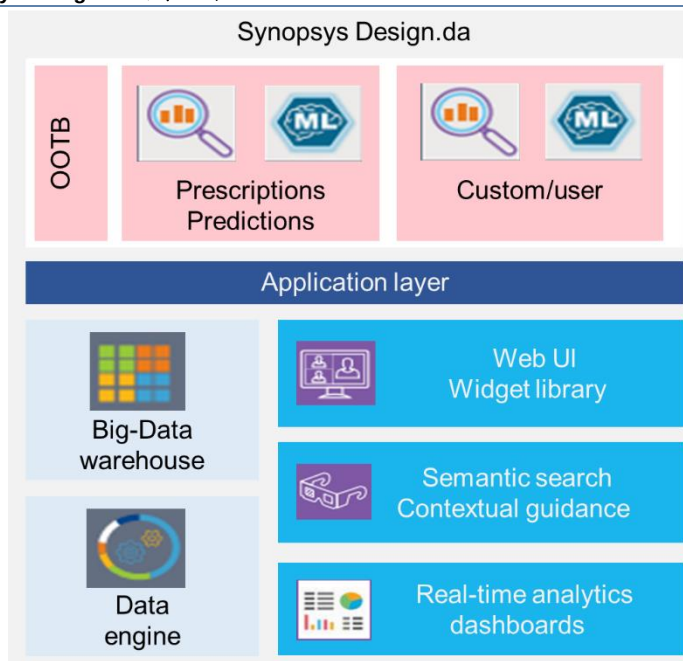
资料来源：公司官网、华泰研究

全栈式大数据分析解决方案 (Data Analytics, da)，持续强化 Synopsys.ai EDA 平台。2023 年 9 月新思科技推出面向芯片开发全流程的 AI 驱动型数据分析整体解决方案，这是全球半导体行业首个可提供 AI 驱动型洞察和优化分析的解决方案，能够改善架构探索、设计、制造和测试流程。该解决方案集成了 AI 技术的最新进展，可对大量异构、多域数据进行行管理和操作，以加速分析根本原因，从而提高设计生产率、制造效率和测试质量。

Data Analytics,.da 现包括三大解决方案包括：

1) Design.da 业界首个通过全面的数据可视化和机器智能引导实现 PPA 优化的方案。Design.da 对来自 Synopsys.ai 设计执行的数据进行深度分析，利用这些庞大的数据带来更高效的生产力和更好、更快、更智能的设计方式，为开发者提供全面的可视化和可操作的设计分析，从而挖掘功耗、性能和面积（PPA）优化的机会。结合行业标准数据库与本地云优化架构，Design.da 供了更好的可观察性，以帮助降低项目风险，智能地发现可操作的数据洞察力，以实现更高效的设计师工作流程，并为不断改进设计过程提供知识框架。

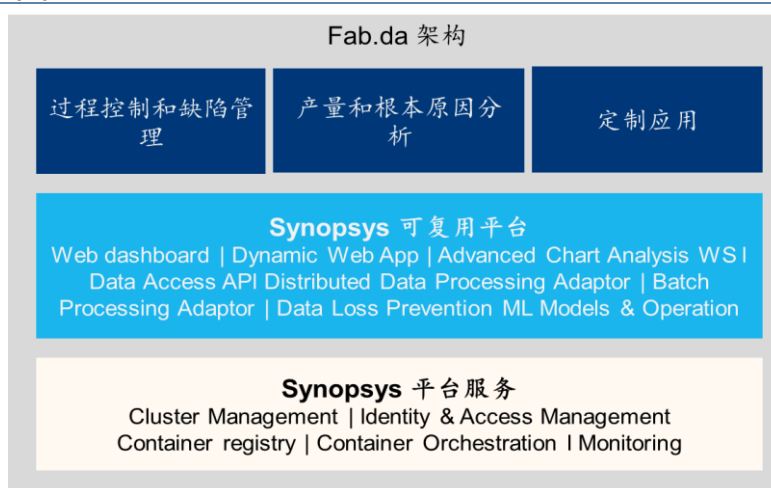
图表61： Synopsys Design.da 体系结构



资料来源：公司官网、华泰研究

2) Fab.da 分析晶圆厂流程控制数据，提升制造良率，提高产量和吞吐量。Fab.da 用于存储和分析大量来自晶圆厂设备流程的控制数据，可快速准确地做出决策，从而提高操作效率并极大地提高产品质量和制造良率，提高晶圆厂的整体效率，使客户能够满足其产品交付和成本目标。Fab.da 包括强大的过程控制功能，通过提供高度差异化的基于 AI/ML 的数据分析解决方案，最大限度地提高产量和吞吐量。Fab.da 为客户提供了数据可伸缩性、性能、健壮性和可升级性，从而缩短了上市时间、减少了废料并提高了用户生产力。

图表62： Synopsys Fab.da 体系结构



资料来源：公司官网、华泰研究

Fab.da 通过云可以管控全流程数据，实现设备监控和识别潜在故障的功能，提升生产率。这个数据连续体确保了一个全面和准确的基础分析可同时监控设备运行状况，快速优化工艺流程识别故障的潜在原因，并预测结果，以有效地缓解生产风险。无论是传感器数据、半结构化文件数据，还是机器学习，**Fab.da** 一个平台可以管理这一切。客户可以连接不同的数据源，以获得提高生产力的见解，以实现更快的生产斜坡和高效的大批量生产。

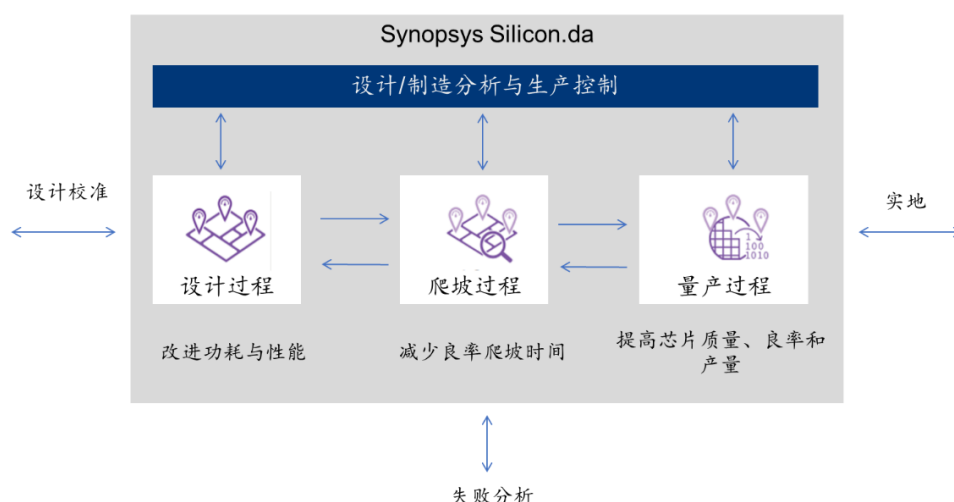
图表63: Synopsys Fab.da 数据流



资料来源：公司官网、华泰研究

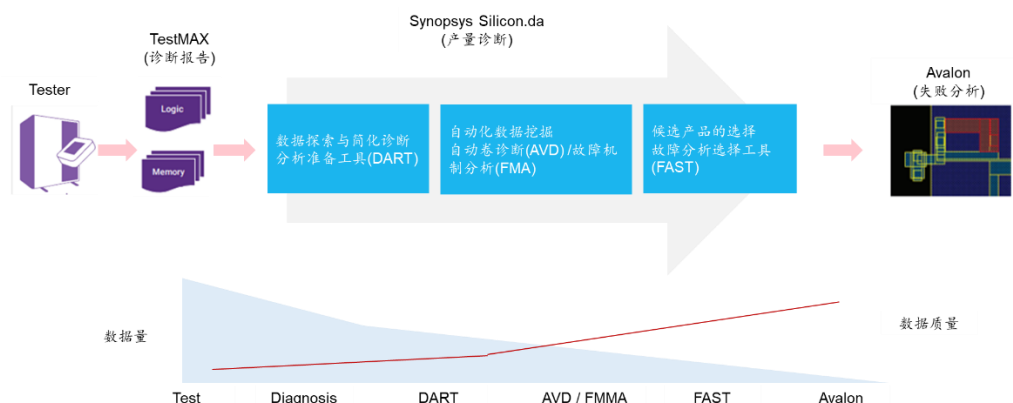
3) Silicon.da 作为产品生命周期管理工具，整合各阶段数据来改进芯片生产和运行指标。**Silicon.da** 收集来自测试设备的千兆字节级芯片监控、诊断和生产测试数据，以改进质量、良率和吞吐量等芯片生产指标以及功耗和性能等芯片运行指标。**Silicon.da** 自动突出显示硅数据异常值，使工程团队能够快速识别和纠正设计和制造中的潜在问题。通过在单一环境中整合所有制造阶段的分析来提高生产率，同时与其他解决方案相比，能够处理和分析数量级更多的硅数据。

图表64: Synopsys Silicon.da 体系结构

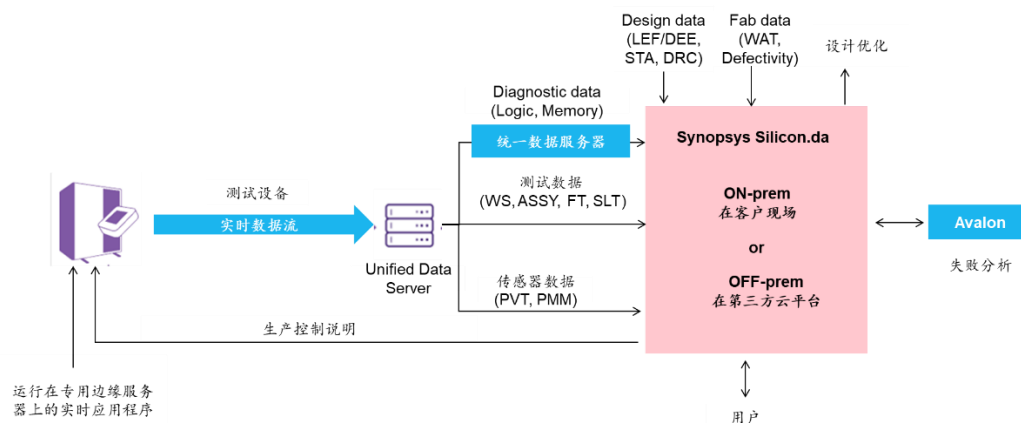


资料来源：公司官网、华泰研究

Silicon.da 能够通过数据，即时结合供应链各阶段的改进，实现全面的产量优化。问题或关键兴趣点的自动分析和识别以见解的形式显示。零件级的可追溯性和调试支持快速的根本原因分析，并将纠正措施建议反馈到供应链中。子模具分析也可用于新产品引入（NPI）产品的早期阶段，以确定导致故障分析的系统问题，这些故障分析阻碍了高产量和大批量生产。通过将传感器包含到设计中，使传感器数据的反馈能够执行设计校准，芯片功率和性能优化成为可能。通过将产量趋势分析、诊断和失效分析与设计和/或工艺的改进相结合，可以实现全面的产量优化。在生产控制过程中，为质量优化提供了一个包含异常值检测技术的自动化配方流。

图表65: Synopsys Silicon.da 完整的良率学习和良率优化流程, 高精度地识别失效机制, 用于失效分析


资料来源: 公司官网、华泰研究

图表66: Synopsys Silicon.da 实时数据收集和生产控制, 最小化延迟, 提高成本节约和质量


资料来源: 公司官网、华泰研究

云化布局: 布局 ZeBu Cloud, 进程持续深化

新思科技在 EDA 上云的布局进度可以分为两阶段:

1) 技术储备期 (2011-2018 年): 新思科技于 2011 年率先提出 EDA 上云, 并在 2018 年正式宣布推动云化。2011 年, Synopsys 首先提出 EDA+公有云, 但彼时 Synopsys 认为“云计算尚不适用于定制化很强的工作流”。2018 年 6 月 26 日 Google 在设计自动化大会上首次展示云上 EDA, 并在 Google Cloud 上实现了 Synopsys VCS 仿真解决方案; 同年 10 月宣布已与台积电、AWS 和 Azure 合作, 提供基于云的简化 IC 设计环境。

2) 云化落地期 (2018 年至今): 2018 年之后, 公司的 EDA 上云进程进一步深化。2019 年 3 月, Synopsys 和三星宣布联合推出首个支持云的产品。通过三星 SAFE 云设计平台提供的 Synopsys 产品包括设计实施、签核和验证等产品, 涵盖了完整的 RTL-to-GDSII 流程。2020 年 7 月新思科技宣布与台积电和微软的合作已经实现了一项突破性的、可高度扩展的云上时序 signoff 流程。2021 年 1 月公司宣布 Amazon Web Services 已在其基于 Arm 的 Graviton2 服务器上部署了新思科技 VCS 细粒度并行技术, 加速实现突破性连接技术和 SoC 的开发与验证。

图表67：新思科技 EDA 上云布局进度



资料来源：公司官网、华泰研究

上云内容：目前新思科技的 EDA 云化布局可以分为设计和验证两类。芯片设计过程需要大量的计算资源，借助 Synopsys 基于云化解决方案，可以提高生产力并减少周转时间和成本。

图表68：新思科技 EDA 上云布局

设计					
数字化实施	库表征	签出	定制设计和AMS仿真	物理验证	人工智能
Fusion Design Platform可以在云端实现RTL-to-Signoff 全流程	PrimeLib提供SoC设计必不可少的高质量库	Synopsys PrimeTime计时和Synopsys StarRC提取签核解决方案	PrimeSim Continuum 为大型分布式仿真工作负载和异构计算加速提供可扩展的性能	IC Validator提供全面且高度可扩展的物理验证解决方案	Synopsys DSO.ai使无关紧要的决策自动化

验证				
功能验证	正式验证	静态验证	仿真	原型制作
使用 Synopsys VCS仿真解决方案减少仿真周转时间	使用VC Formal来提高形式回归吞吐量	Synopsys VC SpyGlass可帮助为复杂的十亿门以上设计实现更快的RTL签核	ZeBu Cloud托管仿真解决方案是Verification Continuum Platform的一部分	Synopsys HAPS网关支持原型的远程管理、使用和分析

资料来源：公司官网、华泰研究

业务模式：使用云积分按时按需购买 EDA 工具的 FlexEDA 业务模型。Synopsys Cloud FlexEDA 商业模式不同于传统的 EDA 工具购买和使用，客户无需为特定工具购买特定数量的许可证，而是购买特定数量的云积分（Cloud Credits）作为 EDA 工具、许可证和基础设施（在 SaaS 的情况下）的单一货币，这些积分可用于获取任意工具的任意数量许可证，用户可充分利用云的弹性和可扩展性。

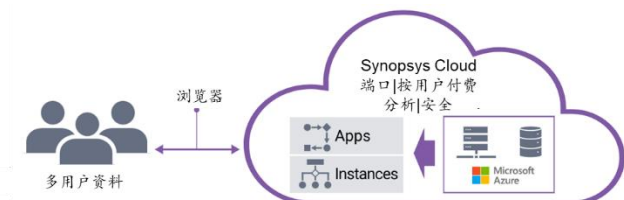
图表69: FlexEDA 业务模型



资料来源：公司官网、华泰研究

部署方式：FlexEDA 现支持 SaaS 和自备云（BYOC）两种部署方式。1) SaaS 部署提供完整的设计和验证环境，包括 Synopsys EDA 产品以及计算、存储基础设施，以便以最佳方式运行 EDA 工作负载。SaaS 部署是一项完全由 Synopsys 托管的服务，Synopsys 为需要计算、存储和基础设施资源以及 EDA 工具的客户设置整个环境。2) 自备云（BYOC）部署中，客户可以购买云积分并使用它们来运行 Synopsys EDA 工具，并可以引入自备的云供应商来运行 Synopsys EDA 工具、任何第三方工具、代工配套产品和设计芯片所需的工艺开发套件（PDK），目前 BYOC 部署支持三大公共云提供商：微软 Azure、AWS、谷歌云。

图表70: SaaS 部署方式



资料来源：公司官网、华泰研究

图表71: BYOC 部署方式



资料来源：公司官网、华泰研究

除了接入外部云基础设施外，公司也提供自己的 ZeBu Cloud 服务。ZeBu Cloud 是公司 Verification 系列的一部分，提供托管仿真解决方案，可实现灵活、交钥匙且安全的仿真，以加速 IP 和 SoC 的软件启动、性能验证、功耗分析和系统验证。ZeBu Cloud 既可在云端部署，也可以在客户本地部署。除了 ZeBu 仿真服务器之外，ZeBu 云还提供 ZeBu 编译、ZeBu 虚拟解决方案、ZeBu 系统级调试等服务。

图表72: ZeBu Cloud 体系架构



资料来源：公司官网、华泰研究

展望新思科技未来 EDA 上云进程来看，我们认为主要有三大方向：

1) 更多工具上云：目前公司上云的 EDA 产品主要集中在设计和验证环节，且以 Fusion Design Platform、Verification Continuum Platform 两大平台为主，未来随着云业务的顺利扩展，公司上云产品数量有望继续增加。

2) 公私有云混合：以 ZeBu 云为例，新思科技目前主要提供的云化解决方案，以私有云部署为主。目前下游客户对于 EDA 上云的安全性仍存在顾虑，在此情形下，EDA+公有云的模式难以较大范围推广。未来随着客户对于云化产品接受程度的提高，软件安全能力的加强，公有云在 EDA 上云中的比重有望提升，混合云应用有望加速拓展。

3) 与 AI 结合更紧密：在 EDA 产品的设计和验证环节，公司均将 AI 能力应用其中。如通过 DSO.ai 实现空间布局的最优化设计以及次要流程的自主决策；通过 AI 能力加速 VC Formal 验证过程等等。未来随着 EDA 在云端应用的深入，数据量进一步丰富，AI 与 EDA 的结合也必将更加紧密。

新技术带来 EDA 范式革命，公司有望占据先发优势

回顾历史，我们看到芯片设计的范式经历了从手绘，到 CAD/CAE 绘图，到 EDA 绘图的演变过程。随着计算机科学的进步，数字化的设计方式带来了 EDA 设计效率的不断进步。而随着 AI、云等新技术逐步应用在 EDA 当中，我们认为，未来芯片设计范式或将进入“EDA+”的新时代。

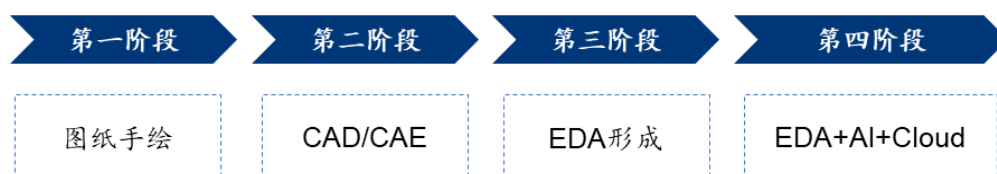
1) 手绘时代 (1960s): 由于早期芯片制程较为粗糙，晶体管体积较大且集成数量较少，一颗芯片可以由几十枚晶体管组成，设计难度较低。因此，传统的手工绘图就足以满足最早的芯片设计需求，芯片设计图纸大多由专业的工程师手绘完成。

2) CAD/CAE 绘图时代 (1970s): 随着计算机科学的进步，以 CAD 为代表的信息化绘图方式逐步开始普及。早期 CAD 功能较为简单，自动化程度较低，主要满足简单的芯片布局设计。随着 CAE 等新技术的加入，又陆续出现了路仿真、逻辑仿真与测试、MOS 时序仿真、PCB 版图系统、布线等其他信息化工具。芯片设计效率得到显著提升，可以在更微观的维度实现芯片设计。

3) EDA 绘图时代 (1980s): 随着芯片设计的复杂程度、流程标准化程度提升，对设计工具提出更高的要求，EDA 应运而生。1980 年论文《超大规模集成电路系统导论》(Introduction to VLSI Systems) 发表，提出了通过编程语言来进行芯片设计的新思想，推导 VHDL 和 Verilog 等工具的诞生。随后版图检查工具、寄生参数提取工具、商用的自动化布局和布线等等工具开始蓬勃发展，IP 和 SoC 设计方法、芯片设计流程也基本定型。EDA 三巨头 (Synopsys、Cadence、Mentor Graphics) 开始整合设计流程，提高生产效率。

4) “EDA+”时代: 芯片架构开始朝着小芯片 (Chiplet) 和异构封装等方向发展，对 EDA 的要求逐渐提高。为了解决交付时间和设计需求的平衡、开发人才短缺等问题，EDA 需要达到高程度的开发效率和芯片设计质量，人工智能和云成为绝佳的选择。AI 技术可以更高效地完成各类重复性任务，如测试码生成等，并且还能提升这些任务结果的质量，降低出错率。EDA+AI+Cloud 赋予开发者更大的能力，能够更快地将正确规格的芯片推向市场，打造出更加复杂的系统，满足市场需求。

图表 73: EDA 发展历程



资料来源：华泰研究

新技术或将带来产业变革，龙头公司有望占据先发优势。展望未来，我们认为 EDA + AI + Cloud，将对 EDA 行业带来根本性变革，重塑设计流程和模式，大幅提升芯片和系统设计的效率，降低设计的总成本。同时对于 IC 设计商而言，能够减少算力和设计人员配置，实现降本增效，AI 和云将会带来新一轮的范式革命，把握趋势的公司会有先发优势。

对比来看，新思科技 AI 布局较早、技术积累深厚。从 AI 应用来看，新思科技早在 2018 年就已经开始布局，推出 AI 增强型数字设计平台。而 Cadence 和 Mentor 则在 2021 年才推出相关的 AI 设计平台及工具。在 AI 应用的环节来看，Synopsys 涵盖更多流程环节包括设计、验证、测试和制造；而 Cadence 和 Mentor 则以设计环节为主。

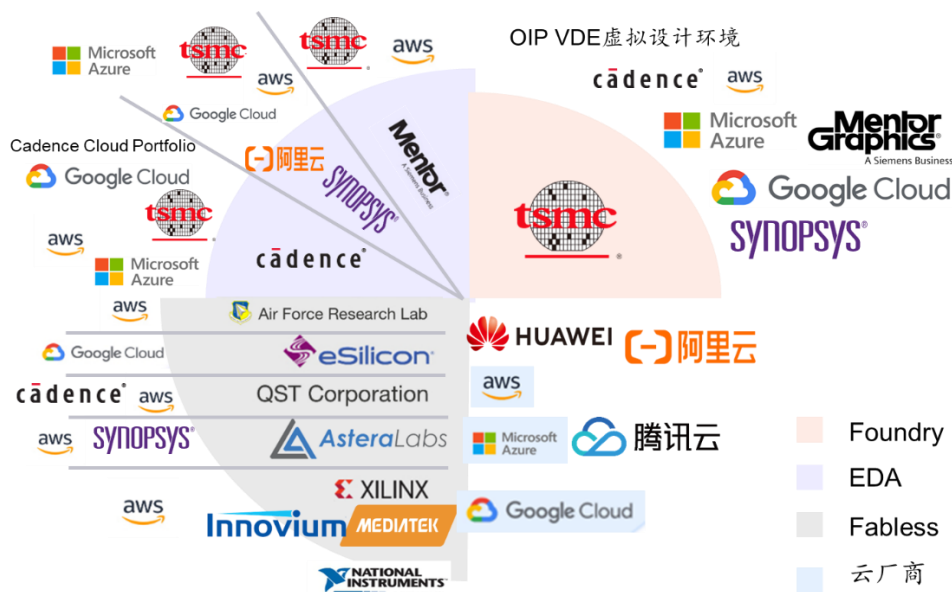
图表74：新思科技 AI 应用进展领先

公司	年份	产品	应用环节	应用情况
Synopsys	2018	VC Formal	- 设计：数字化设计空间优化 PPA+模拟设计自动化 - 验证：验证覆盖率收敛和回归分析 - 测试：自动测试生成 - 制造：加速开发高精度光刻模型	全球十大半导体企业中已有9家公司采用了Synopsys.ai解决方案：截至2023年1月，新思DSO.ai已助力客户完成100次流片。
	2018	AI增强型数字设计平台		
	2020	VC SpyGlass RTL静态Signoff平台		
	2020	RTL Architect		
	2020	DSO.ai		
Cadence	2023	VSO.ai、TSO.ai、ASO.ai、Synopsys.ai、Data Analytics.da	设计：节省设计时间，将布局布线（P&R）任务用时从数天缩短至几分钟。 验证：Verisium验证平台	工程生产力提高多达10倍，同时最多可将功耗、性能和面积结果改善20%
	2021	AI驱动的Verisium平台		
	2021	Cerebrus工具		
	2022	Cadence® Optimality™ Intelligent System Explorer		
Siemens EDA (Mentor)	2023	Cadence® Allegro® X AI technology	设计：可快速找到神经网络加速器引擎的最佳功率、性能和区域实现。方案还包括用于构建AI/ML演示器平台，在FPGA平台上提供实时HDMI馈送。	/
	2021	首款基于机器学习的设计工具 Cerebrus Intelligent Chip Explorer		
Zuken		推出自动学习系统	设计：解决PCB设计中的布线和元件放置问题	/
Ansys		机器学习算法应用于EM签核工具	验证：利用机器学习技术KNN，自动检查电流是否平均。芯片电流若过于集中在同一处，会引发问题，如超载路段的道路容易受损。	/
华大九天		Empyrean Qualib-AI工艺及单元库分析验证方案	验证：实现AI在IP核质量验证上的落地，IP核timing arc验证周期从数周降低到1天，arc预测精度达到99%以上，大幅提升了验证效率。	Qualib-AI产品在DAC2019上展出，已被全球领先芯片设计公司采用并作为其IP核质量验证的标准设计流程。

资料来源：各公司官网、华泰研究

海外 EDA 龙头积极上云，新思科技已有成熟解决方案。2018 年作为 EDA 上云进程的重要分界点，三巨头几乎同时发布了自己的云上 EDA 产品。Mentor 宣布推出定制化验证云仿真平台 Veloce Strato，可直接在 AWS 上按需访问。Cadence 发布 Cadence Cloud Portfolio，组合中的工具包括：电路仿真、电源和 EM 分析、逻辑仿真、形式验证、物理验证、时序签核、提取、电源完整性和库表征等。Google 在设计自动化大会上首次展示云上 EDA，并在 Google Cloud 上实现了 Synopsys VCS 仿真解决方案；同年 10 月 Synopsys 宣布已与台积电、AWS 和 Azure 合作，提供基于云的简化 IC 设计环境。

图表75：海外厂商 EDA+Cloud 的探索已逐步展开



资料来源：各公司官网、华泰研究

综上，我们认为，Synopsys 在 EDA+AI+Cloud 的产业趋势中已占据先发优势。随着制程不断进步，摩尔定律逐步减速，所需算法和架构推高系统芯片复杂度和设计难度，需要开放和无缝的设计平台支持。面对市场需求的变化，Synopsys 把握行业趋势，在 AI 和云应用方面都领先行业开始布局，并且推出覆盖面更广的产品。我们认为，这将帮助 Synopsys 获得更多客户订单，提升收入水平，实现市场份额的提升和行业竞争力的加强。

成长逻辑四：Multi-Die 趋势下，并购 Ansys 有望强化协同效应

摩尔定律减速，需要 Multi-Die 等新技术来延续增长

摩尔定律趋于减缓，芯片设计需要寻找新的突破方向。摩尔定律于 1956 年由英特尔创始人戈登·摩尔提出，指集成电路的集成度每两年会翻一番，后这个周期缩短到 18 个月，微处理器的性能每隔 18 个月提高 1 倍。随着硅芯片已逼近物理和经济成本上的极限，半导体工艺升级带来的计算性能的提升或将减速，摩尔定律逐渐减速，进入后摩尔时代。后摩尔时代产业发展路径包含四种，分别为延续摩尔 (More Moore)、扩展摩尔 (More than Moore)、超越摩尔 (Beyond Moore)、丰富摩尔 (Much Moore)。为了实现芯片性能的进一步提升，半导体的设计/制造需要不断与新技术结合，推动摩尔定律的延展。

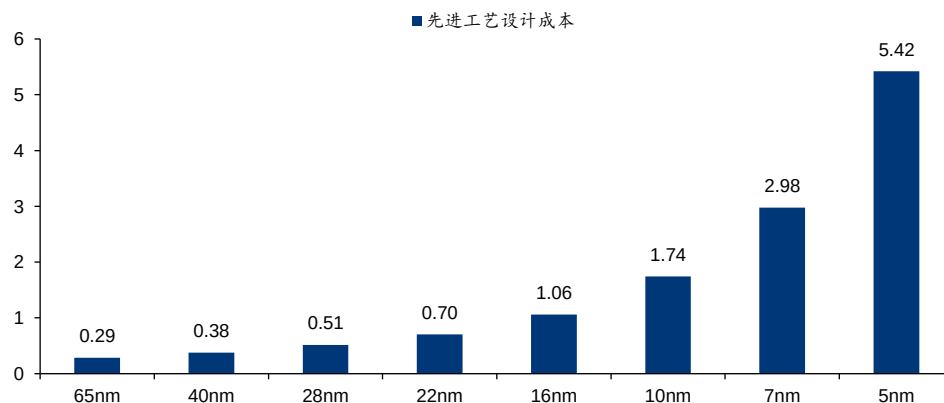
图表76：后摩尔时代产业发展四种路径

延续摩尔 (More Moore)	继续缩小器件尺寸。继续延续摩尔定律的精髓，以缩小数字集成电路的尺寸为目的，同时器件优化重心兼顾性能及功耗。从结构的设计及布局来实现产品的微缩，表现为随着工艺能力的提高，器件尺寸越小。
扩展摩尔 (More than Moore)	电路设计、算法优化、异质集成。靠电路设计以及系统算法优化而非单纯的堆叠晶体管实现芯片性能的提升，同时将不同功能的芯片和元件组装拼接在一起封装，实现异质集成(heterogeneous integration)，即把依靠先进工艺实现的数字芯片模块和依靠成熟工艺实现的模拟/射频等集成到一起以提升芯片性能。
超越摩尔 (Beyond Moore)	寻找到电子之外的基本单元。基本单元自身可以携带信息或者信息传递过程中不会消耗能量。研究热点包括量子器件、自旋器件、磁通量器件、碳纳米管或纳米线器件等。
丰富摩尔 (Much Moore)	依靠学科理论突破带来飞跃。在微纳电子学、物理学、数学、化学、生物学、计算机技术等领域高度交叉和融合的背景下，寻求制作工艺和产品上实现质的飞跃。

资料来源：ITRS、华泰研究

芯片设计成本高企，制程不再是唯一发力方向。2001 年芯片制程工艺为 130nm；2012 年制程工艺发展到 22nm；2015 年制程工艺进入 14nm；2017 年制程达到 10nm。设计开发先进制程芯片需要高昂的研发和人力费用。据 Semiengineering，28nm 节点上开发芯片只要 5130 万美元投入，16nm 节点需要 1 亿美元，7nm 节点需要 2.97 亿美元，到了 5nm 节点，开发芯片的费用将达到 5.42 亿美元，设计成本不断攀升。我们认为，随着芯片制程逐步逼近物理极限，先进工艺复杂性使得研发周期与研发投入递增，带来设计成本高企。未来仅依靠制程进步来获得性能提升的成本或更加昂贵，需要寻求新的突破方式。

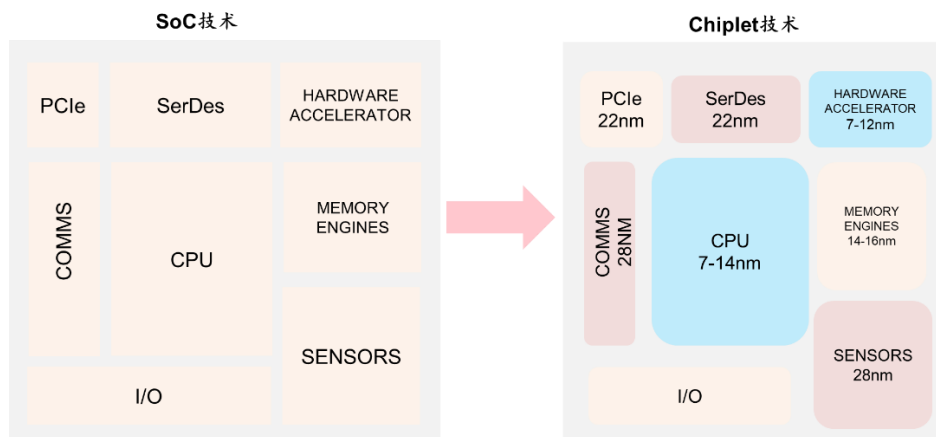
图表77：先进工艺设计成本（亿美元/款）



资料来源：Semiengineering、华泰研究

Multi-Die 成为扩展摩尔定律的重要途径，囊括了 Chiplet、3D 封装等先进技术。Multi-Die 从原理上来说，即是先将原先集成于同一片上系统（SoC）的各个“小芯片”（Chiplet）进行拆分，单独以各自最优工艺和制程进行制造，再通过先进封装技术进行彼此互联，形成晶片组。不同于以往在单一晶圆上进行设计和制造，Multi-Die 技术以更小的体积实现良率的提升、工艺难度的下降，从而节约成本，同时又通过 2.5D、3D 堆叠等方式实现性能的提升，最终达到扩展摩尔定律的目的。

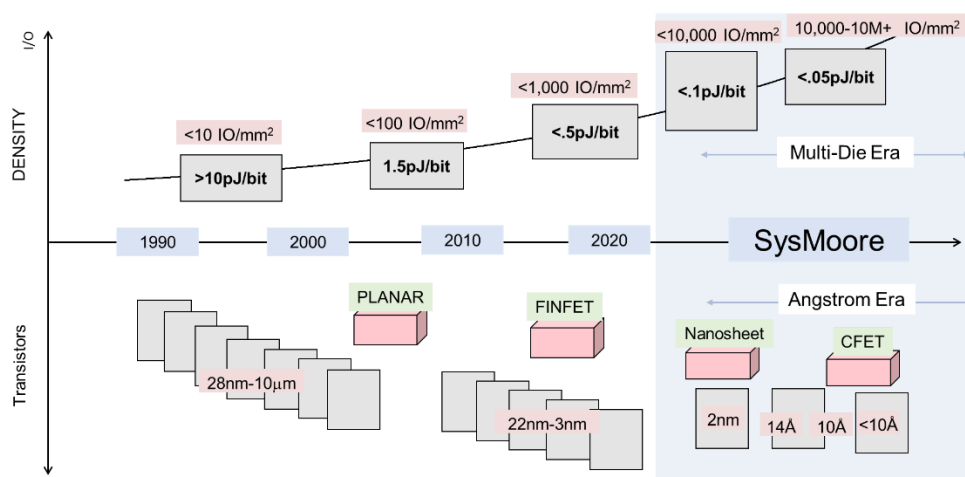
图表78： Multi-Die 技术成为扩展摩尔定律的重要途径



资料来源：CSDN、华泰研究

Multi-Die 技术有望驱动芯片算力继续快速增长。在 Multi-Die 系统的加持下，单位面积硅基板可以集成的晶体管数量大幅增长，芯片链接的密度不断增加，但每比特的开关能耗(J/bit)却在不断下降。据公司官网，采用 Multi-Die 技术和 CFET 工艺制造的芯片每平方米可以皆成 1-1000 万 I/O 接口，可以实现小于 0.05 的每比特开关能耗。基于此，我们认为，Multi-Die 技术或将成为芯片性能的重要技术驱动力，推动单位芯片算力进一步快速增长。

图表79： 从芯片级仿真到系统级仿真



资料来源：公司官网、华泰研究

Multi-Die 技术还可以实现芯片良率的提升。据 Bose-Einstein 模型，芯片良率通常与芯片面积、缺陷密度、工艺复杂程度有关：A 代表产品面积，芯片面积越大则良率越低；D0 代表缺陷密度，即每单位面积上的缺陷个数，仅和制造工艺相关；n 代表制程复杂度的指标，在数值上等于各工艺层（关键层、普通层、非关键层、其他非关键层）的复杂度之和，各层取值对应不同公司、生产线、工艺可能不同。考虑到 Multi-Die 技术通过 Chiplet 小芯粒实现芯片面积的缩减，同时可以在模拟、通信等元器件上采用更加成熟的工艺制程，有望带来芯片整体良率的提升。

图表80：Bose-Einstein 良率模型

$$yield = \frac{1}{(1 + A \times D0)^n}$$

yield: 良率，衡量产品工艺成熟度

A: 产品面积 (chip area)

D0: 缺陷密度，单位面积缺陷个数

n: 各工艺层的复杂度之和

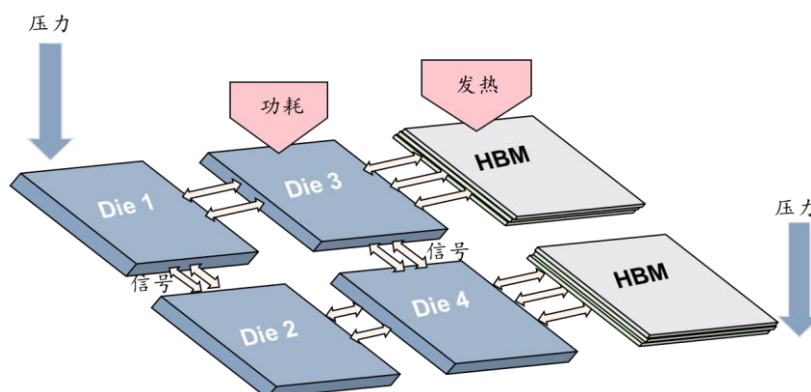
资料来源：CSDN、华泰研究

Multi-Die 在降本增效的同时，也对 EDA 仿真提出新的需求

Multi-Die 的应用对 EDA 提出新需求。Chiplet 改变了芯片制造流程，不再像 SoC 那样在一块晶圆上进行全部晶片的制造，而是通过 2.5D/3D 堆叠+多芯粒互联实现芯片产品的构建，性能提升的同时也带来了电磁干扰、信号干扰、散热等诸多宏观、微观层面新的复杂物理问题。因此，在芯片设计环节，Multi-Die 系统对 EDA 工具也提出新的要求：

- 1) 更多尺度：**Multi-Die 系统将三种设计尺度融合到一项设计当中，其中跨越了六个数量级：从纳米级 IC 设计到毫米级封装设计，再到厘米级 3D-IC 系统。这些解决方案分为三个工具套件（IC、系统和封装），而它们又需要集成到一个解决方案中。
- 2) 更多物理场：**Multi-Die 系统需要进行更全面的多物理场分析，以前的二阶或三阶效应，如热管理、电磁耦合或机械应力/翘曲可靠性，成为了阻碍 Multi-Die 设计成功的主要限制因素。许多开发者需要面对不熟悉的物理知识，需要自动化分析和签核解决方案提供指导。
- 3) 更多团队协作：**Multi-Die 设计中涉及的专业知识往往分散在公司内的多个不同团队中。要成功完成 Multi-Die 设计，组织需要在整个设计过程中更加紧密地协调。

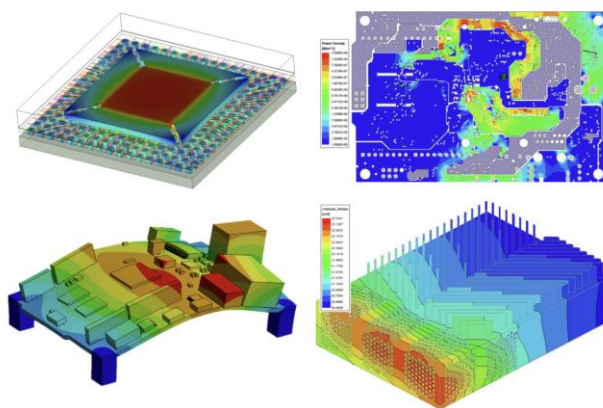
图表81：Multi-Die 的设计需要考虑热、磁、应力等多物理场影响



资料来源：公司官网、华泰研究

因此 Multi-Die 需要芯片系统级仿真以进行全面分析。以往的芯片仿真更多停留在微观的晶体管层面，主要针对芯片级的热、电、磁进行仿真测试，分析的维度有限，而 Multi-Die 的出现使得芯片的仿真测试需求逐步向系统级演进。以新思科技 3DIC Compiler 解决方案为例，公司与 Ansys 合作，将 Ansys 信号、功耗和热完整性产品（如 RedHawk-SC）以及新思科技的签核解决方案（如 PrimeTime 与 StarRC）一同融入 3DIC Compiler 当中，从而提供统一的工具平台，可将数十到数百块异构芯片集成到一个经优化的系统中，完成所需的性能、功耗和热效应仿真分析。

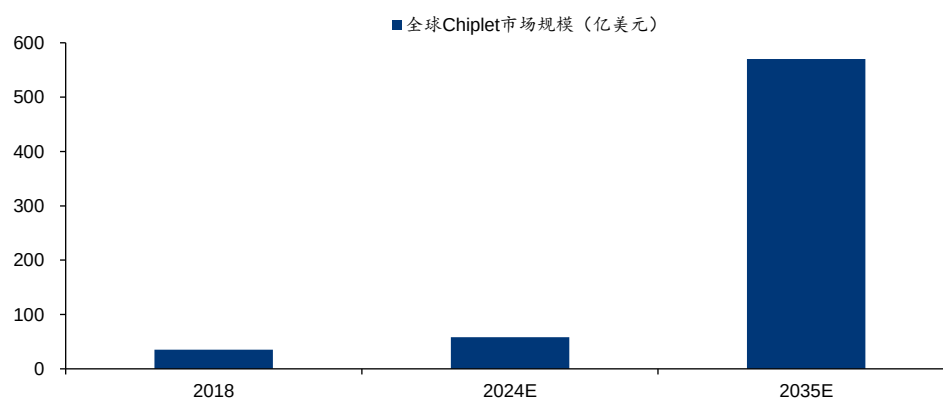
图表82：新思科技 3DIC Compiler 可以实现从芯片到封装，再到电路板和系统的设计与仿真



资料来源：公司官网、华泰研究

Chiplet 市场规模有望快速增长，或将带动 EDA 仿真需求。随着 AI、智能驾驶等新技术的应用，下游市场对于更高算力、更低功耗的芯片需求持续释放，带来 Chiplet 市场增长机遇。据 Omdia，预计 2024 年全球 Chiplet 市场规模将达 58 亿美元，预计 2035 年市场规模将达 570 亿美元，2025-2035 年 CAGR 将达 23%。我们认为，Chiplet 所组成的 Multi-Die 系统结构复杂，设计过程需要 EDA 仿真能力深度参与，有望带动 EDA 仿真需求。

图表83：Chiplet 市场有望快速增长

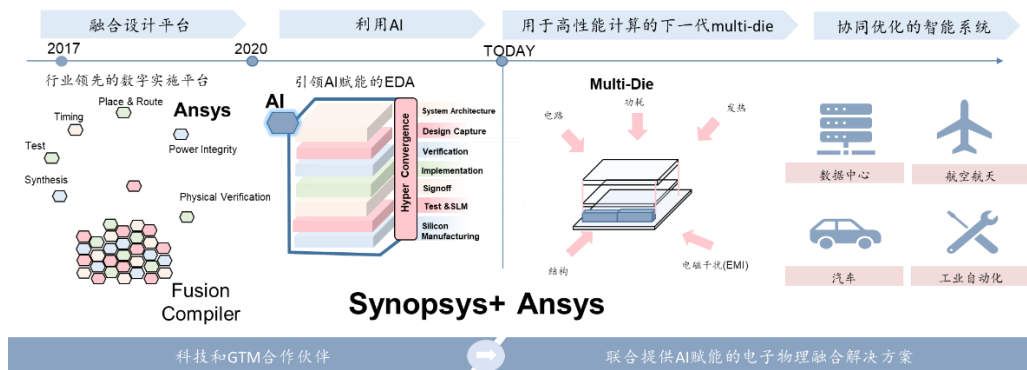


资料来源：Omdia、华泰研究

并购 Ansys 有望帮助公司发挥协同效应，把握产业成长机遇

为把握产业机遇、加强业务协同效应，新思科技并购 Ansys。2024 年 1 月 16 日，据公司官网，公司和 Ansys 双方已就新思科技收购 Ansys 事宜达成了最终协议，Ansys 股东每股 Ansys 股票将获得 197.00 美元现金和 0.3450 股新思科技普通股，按 2023 年 12 月 21 日新思科技收盘价计算，该收购总价值约为 350 亿美元。新思和 Ansys 自 2017 年以来一直保持着成功的合作伙伴关系，结合他们高度互补的解决方案，预计合并后将为客户提供更广泛、深度集成的软件工具套件，形成显著的协同效应，帮助公司将业务范围从芯片级仿真向系统级仿真延展。

图表84：新思科技并购 Ansys 有望拓展业务范围

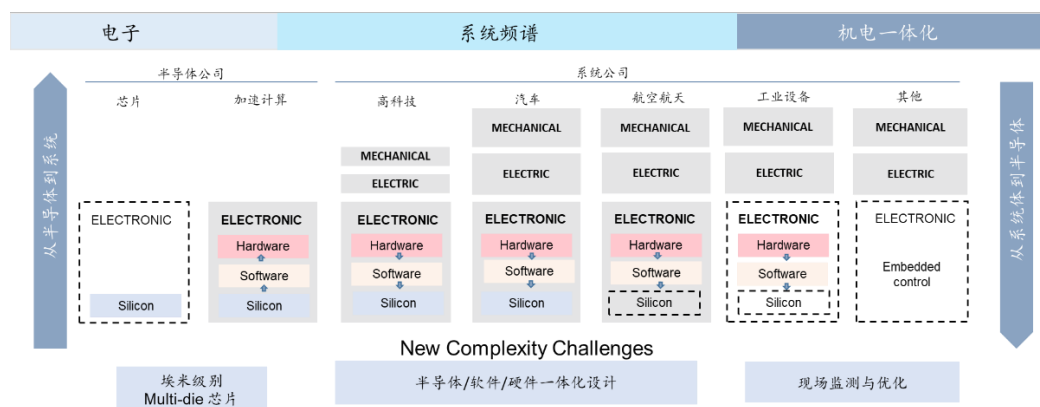


资料来源：公司官网、华泰研究

我们认为，公司并购 Ansys 所产生的协同效应，具体体现在：

1) 芯片设计能力的增强。从新思科技自身产品布局来看，过去公司的系统级芯片设计能力主要集中在电子领域，包括芯片、驱动软件以及基于芯片软硬件的简单集成（PCB 等）。但随着下游行业对算力芯片提出愈发定制化的需求，系统级设计需要逐步向机电一体化领域拓展。我们认为，对 Ansys 的并购，一方面是加强了公司在传统芯片设计的仿真能力，另一方面也帮助公司向更高的仿真维度拓展，实现对更多业务场景的拓展。

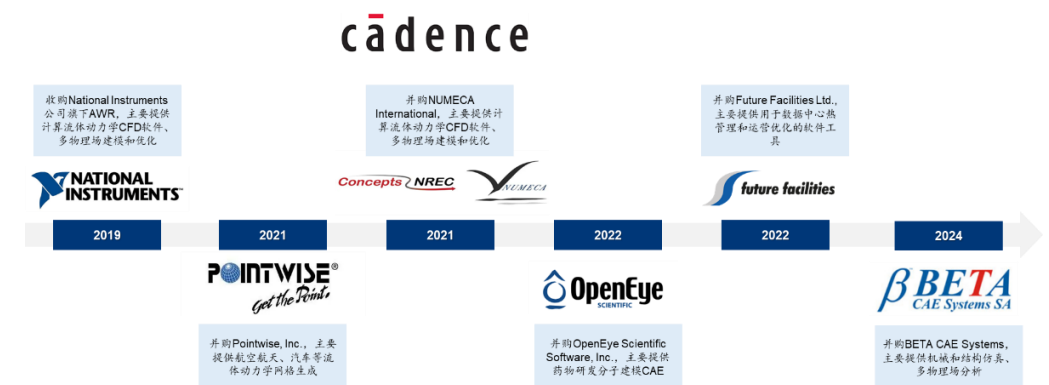
图表85：从芯片系统级仿真到机电系统级仿真



资料来源：公司官网、华泰研究

Cadence 同样积极布局系统级仿真，印证产业前景广阔。对于系统级仿真领域，另一大全球 EDA 巨头 Cadence 同样十分重视，在过去的数年间频繁并购了 AWR（National Instrument 子公司）、Pointwise、NUMECA International 等知名 CAE 公司，积极拓展系统级仿真领域布局。我们认为，两大 EDA 巨头对系统级仿真的重视，一定程度上反映了系统级仿真是大势所趋，具备丰富的下游市场空间。

图表86：Cadence 积极布局系统级仿真领域



资料来源：Cadence 官网、华泰研究

2024 年 3 月 Cadence 并购 BETA，在汽车、航天领域有较高知名度。据 Cadence 官网，2024 年 3 月 5 日，公司宣布已就收购 BETA CAE Systems International AG 达成最终协议，交易对价 12.4 亿美元，其中 60% 以现金形式支付，40% 通过向 BETA CAE 现有股东发行 Cadence 普通股的方式支付。BETA CAE 的产品组合包括预处理和后处理产品、机械和结构仿真和多物理场分析以及仿真、过程、数据和资源管理 (SPDRM) 解决方案等。BETA CAE 的旗舰产品包括 ANSA 和 Meta。ANSA 是一种先进的多学科计算机辅助工程 (CAE) 前处理器，它包含在单一、内聚、集成的环境中建立全模型所必需的所有功能。Meta 是一种先进的、多学科的 CAE 后处理器，用于优化可视化数据和仿真结果并创建报告。BETA CAE 客户包括本田汽车有限公司、通用汽车公司、Stellantis、雷诺集团、沃尔沃汽车和洛克希德马丁公司等知名品牌。

图表87：BETA 擅长 CAE 前处理，具备丰富工具积累

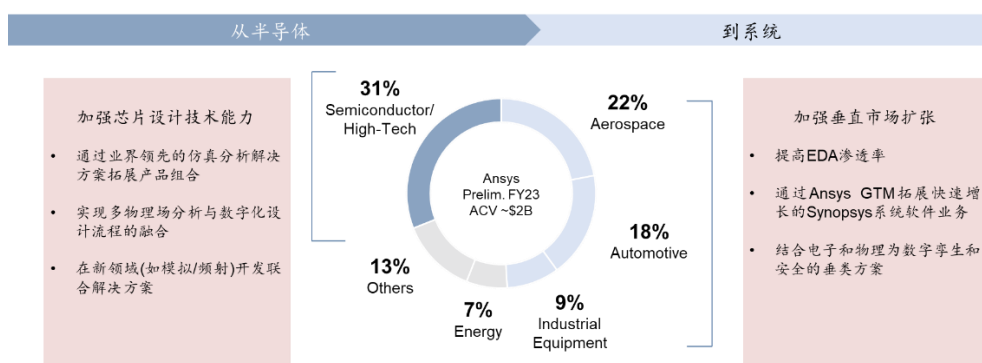


资料来源：Cadence 官网、华泰研究

Ansys 在 CAE 领域产业地位更高，或将助力新思科技 EDA 产品力再升级。Ansys 是全球最大的 CAE 厂商，产品覆盖了风/光/电/力/热/磁/声等几乎所有物理场，其中 Semiconductor 半导体，是 Ansys 很重要的产品线，具体产品包括：RedHawk-SC、RedHawk-SC Electrothermal、Totem、PowerArtist、RaptorH、RaptorQu 等 10 余款半导体设计工具。我们认为，Ansys 具备更加丰富且专业的 CAE 产品，产业地位较高，或将对 Synopsys 的 EDA 产品线形成较好补充，帮助公司实现产品竞争力的再升级。

2) 垂类市场的扩张。除了增强芯片设计能力之外，并购 Ansys 对新思科技来说，还是一次扩张垂直市场的契机。过去新思科技的客户主要集中在半导体/高科技领域，以 Fabless 芯片设计公司为主，而并购 Ansys 之后，公司可以直接触达更多行业的用户群体，如航天、汽车、工业企业等。以汽车行业为例，汽车行业中不少车企采用自研芯片来为智能驾驶提供算力，如特斯拉、比亚迪、蔚来等，而汽车行业客户在 CAE 业务上又与 Ansys 有较深合作关系。因此，对 Ansys 的并购有望帮助公司切入更多细分市场，触及更多垂类客户，实现垂直市场的扩张。

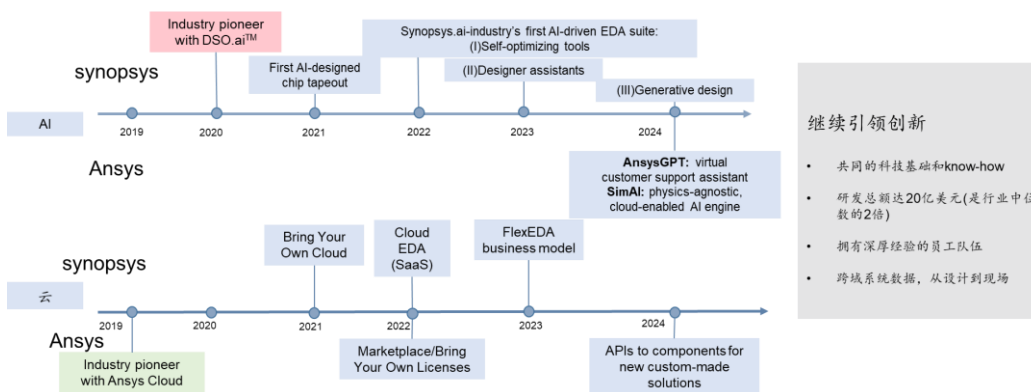
图表88：并购 Ansys 有望帮助公司实现垂类市场扩张



资料来源：公司官网、华泰研究

3) AI 和云的能力也有望得到加强。在新技术的应用上，Ansys 同样拥抱云和 AI 两大产业趋势。如 2019 年，Ansys 就提出 Ansys Cloud，将 CAE 率先上云。2024 年，Ansys 推出 AnsysGPT，为客户提供虚拟化的 AI 助手。我们认为，两家公司在 AI 和云技术上的积累，有望通过整合发挥协同效应，一方面实现 AI 在芯片开发效率的提升，包括设计和仿真的效率；另一方面，软件的云化架构有望降低适配门槛，实现最终产品的更快上云，从而帮助客户提升芯片研发效率。

图表89：并购 Ansys 有望加强公司 AI 和云化能力



资料来源：公司官网、华泰研究

4) 业务融合有望带来 1.5 倍的 TAM 抬升。随着并购的展开, 公司可触达市场空间也有望进一步提升。据公司官网, 公司预计 2023 年全球 EDA 及 IP 市场可触达空间约为 180 亿美元, 而并购 Ansys 有望帮助公司拓展 100 亿美元的仿真与分析市场, 带来超过 1.5 倍的市场空间提升。此外, 据公司预计, 2023-2028 年可触达市场空间 CAGR 将达 11%, 成长空间广阔。

图表90: 并购 Ansys 有望拓展潜在市场空间



资料来源: 公司官网、华泰研究

5) 财务表现或将持续优化。据公司官网, 公司预计并购 Ansys 有望带来 80 亿美元高质量且可持续的收入, 并购后第一年非 GAAP 的营业利润率有望同比增长约 125bps, 并购后的运营成本每年有望节约 4 亿美元。我们认为, Ansys 产品力出众, 2022 财年毛利率 87.87%, 高于新思科技的 79.07%, 盈利能力较强, 且并购之后有望进一步强化规模效应, 实现成本节约, 有望为公司带来持续的盈利能力改善。

图表91: 并购 Ansys 后财务表现或将持续优化



资料来源: 公司官网、华泰研究

总结来看, 我们认为, 在 Multi-Die 技术浪潮下, EDA 产业正在逐步发生变革, 系统级仿真变得越来越重要。而公司对 CAE 龙头 Ansys 的并购有望帮助公司把握产业趋势, 实现业务协同效应。

盈利预测与估值

收入预测

新思科技 EDA 收入预测。公司 EDA 产品覆盖芯片设计全流程，主要包括设计、验证、制造三大类。2021-2023 财年，公司 EDA 业务收入同比增速为 31.1%、19.8%、14.4%，增速逐年下滑，主因全球半导体市场需求疲软，芯片设计需求增长放慢。考虑到大模型训练、推理、调优等带来的算力需求持续释放，AI 芯片设计需求有望带动全球 EDA 产业重回高速增长。据 ESDA 预计，2023-2026 年全球 EDA 市场规模 CAGR 将达 9.1%。考虑到公司全流程龙头地位、技术实力领先、持续推动产业并购，我们预计 2024-2026 财年新思科技 EDA 收入同比增长 14.5%、14.6%、14.7%。

新思科技设计 IP 收入预测。公司设计 IP 业务包括逻辑库、嵌入式存储器、PVT、模拟 IP、接口 IP 等产品。2021-2023 财年公司设计 IP 业务收入同比增速分别为-13.2%、24.6%、17.3%，其中 2021 财年收入同比下滑，主因公司在 2023 年对业务口径追溯调整，若剔除追溯影响，2021 财年该业务营收同比增长 21.0%。我们认为，芯片 IP 复用可以为芯片设计大量研发时间，随着全球芯片设计需求逐步回暖，IP 业务营收增速有望稳步回升。以 2023 财年该业务营收同比增速为基础，我们预计 2024-2026 财年公司 IP 收入同比增长 17.4%、17.5%、17.6%。

新思科技软件完整性收入预测。公司软件完整性业务包括软件质量和软件安全产品等。2021-2023 财年公司软件完整性业务收入同比增速分别为 10.0%、18.3%、12.6%。2022 年公司软件完整性业务收入增速较快，主因公司完成对 NTT Security AppSec Solutions Inc.（运营主体为 WhiteHat）的全资并购，收入并表带来营收体量增长。考虑到宏观经济复苏节奏影响下游企业软件资本开支，预计公司 2024 财年软件完整性业务营收增速或放缓，预计 2024 财年同比增长 6.0%。考虑到公司逐步推进产业并购、EDA 份额提升带动软件完整性销售，预计 2025、2026 财年公司该业务营收同比增速 10.0%、15.0%。

图表92： 公司营收预测

百万美元	FY21	FY22	FY23	FY24E	FY25E	FY26E
总收入	4,204.2	5,081.5	5,842.6	6689.92	7693.60	8888.10
yoy	14.1%	20.9%	15.0%	14.5%	15.0%	15.5%
EDA	2,754.7	3,300.2	3,775.3	4322.72	4953.84	5682.05
yoy	31.1%	19.8%	14.4%	14.5%	14.6%	14.7%
设计 IP	1,055.7	1,315.5	1,542.7	1811.13	2128.08	2502.62
yoy	-13.2%	24.6%	17.3%	17.4%	17.5%	17.6%
软件完整性	393.8	465.8	524.6	556.08	611.68	703.44
yoy	10.0%	18.3%	12.6%	6.0%	10.0%	15.0%

注：盈利预测未考虑 Ansys 并表
 资料来源：iFind、华泰研究预测

盈利能力预测

公司 2021-2023 财年毛利率分别为 79.5%、79.1%、79.1%，毛利率总体保持平稳，2022 财年毛利率略有下降，主因并购 NTT Security AppSec Solutions Inc.、OpenLight Photonics, Inc. 等公司，带来毛利率波动。我们认为，随着公司逐步整合产业资源，全流程优势有望凸显，市场份额有望进一步提升，或将带动产业议价能力提升。2020 年公司全球 EDA 市场份额为 32%，已经显著高于第二名 Cadence 的 19%，龙头地位稳固。此外，2021-2023 财年 Ansys 分别实现毛利率 86.47%、87.87%、88.05%，均高于公司过往水平，对 Ansys 的并购整合同样有望带动公司毛利率进一步上行。基于此，我们预计公司 2024-2026 财年毛利率分别为 79.2%、79.4%、79.8%。

图表93：公司毛利率预测

	FY21	FY22	FY23	FY24E	FY25E	FY26E
毛利率	79.5%	79.1%	79.1%	79.2%	79.4%	79.8%

注：盈利预测未考虑 Ansys 并表

资料来源：iFind、华泰研究预测

费用率预测

销售费用率方面，公司 2021-2023 财年销售费用率分别为 16.9%、15.3%、15.2%，呈现逐年下降态势。公司销售费用支出主要用于职工薪酬、市场营销等活动。我们认为，随着公司营收增长，规模效应或将加强，2024-2026 财年销售费用率或将延续下行趋势。基于此，我们预计 2024-2026 财年公司销售费用率分别为 14.8%、14.5%、13.8%。

管理费用率方面，公司 2021-2023 财年管理费用率分别为 7.7%、7.0%、7.0%。2022 财年公司管理费用率显著下行，主因并购公司带来收入体量扩张，且高于费用扩张幅度。我们认为，未来随着公司整合团队资源，费用率有望进一步降低。基于此，预计 2024-2026 财年公司管理费用率分别 6.9%、6.8%、6.7%。

研发费用率方面，公司 2021-2023 财年研发费用率分别为 35.8%、33.1%、33.3%，研发费用率总体保持较高投入水平，主因新制程、新工艺的点工具开发产生大量研发支出。我们认为，公司重视技术投入，未来仍将保持较高水平的研发投入，但随着规模效应显现研发费用率或将略有下行。基于此，预计 2024-2026 财年公司研发费用率分别为 33.2%、33.1%、33.0%。

图表94：公司期间费用率预测

%	FY21	FY22	FY23	FY24E	FY25E	FY26E
销售费用率	16.9%	15.3%	15.2%	14.8%	14.5%	13.8%
管理费用率	7.7%	7.0%	7.0%	6.9%	6.8%	6.7%
研发费用率	35.8%	33.1%	33.3%	33.2%	33.1%	33.0%

注：盈利预测未考虑 Ansys 并表

资料来源：iFind、华泰研究预测

综上，预计公司 2024-2026 财年收入分别为 66.90、76.94、88.88 亿美元，净利润分别为 15.53、18.93、23.44 亿美元。考虑到公司尚处于产业整合的成长阶段，核心战略以扩大收入市场份额为主，故我们采用 PS 估值法，对公司价值进行评估。考虑到业务相似性，选取同为全球 EDA 龙头的铿腾电子（Cadence）、同样涉足 EDA 仿真业务的安西斯（Ansys）以及有相似商业模式与成长路径的奥多比（Adobe）作为可比公司。可比公司 FY24E 平均 13.9x PS，考虑到：1) 公司所处 EDA 技术难度较 CAE 以及创意营销软件更大，具备一定的技术壁垒；2) Cadence 主要提供 EDA 设计工具，公司在 EDA 业务之外还提供 IP 授权、软件完整性产品，逐步拓展成长曲线；3) 我们预计公司 FY24-26 营收 CAGR 为 15.0%，可比公司平均 CAGR 为 11.1%。综上，给予公司 16.0x FY24E PS，对应目标价 701.70 美元，首次覆盖，给予“买入”评级。

图表95：可比公司估值表

证券简称	证券代码	收盘价 (美元/股)	总市值 (亿美元)	总营收(亿美元)				PS (倍)			FY24-26 营收 CAGR
				FY23	FY24E	FY25E	FY26E	FY24E	FY25E	FY26E	
铿腾电子	CDNS US	316.0	861.4	40.9	45.9	51.8	58.3	18.8	16.6	14.8	12.6%
安西斯	ANSS US	349.8	304.4	22.7	24.7	27.1	29.6	12.3	11.3	10.3	9.3%
奥多比	ADBE US	507.6	2,297.1	194.1	214.6	239.9	268.8	10.7	9.6	8.5	11.5%
平均								13.9	12.5	11.2	11.1%

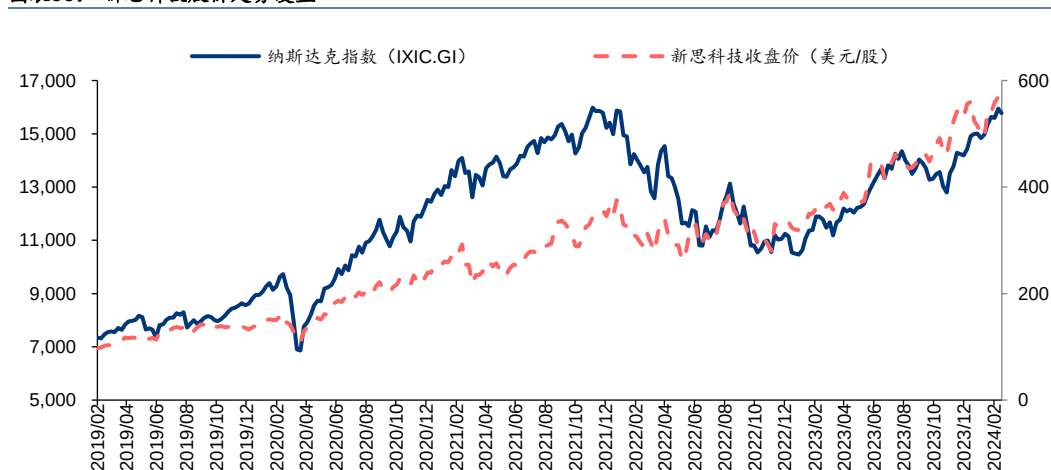
注：预测均为 Bloomberg 一致预期，收盘价截至 2024.3.26

资料来源：Bloomberg、华泰研究

股价复盘

从整体走势看，Synopsys 股价变化与纳斯达克指数呈现较高的相关性。2019 年 3 月至 2022 年 1 月，公司股价整体上行，与纳斯达克指数同样保持上升趋势，主要受美国货币政策宽松影响。2022 年 10 月至 2024 年 2 月，公司股价再次开始上行，主因公司继续加强并购，先后收购 Silicon Frontline、Maxeda、Ansys 等公司，市场对于公司未来并购整合前景预计乐观。

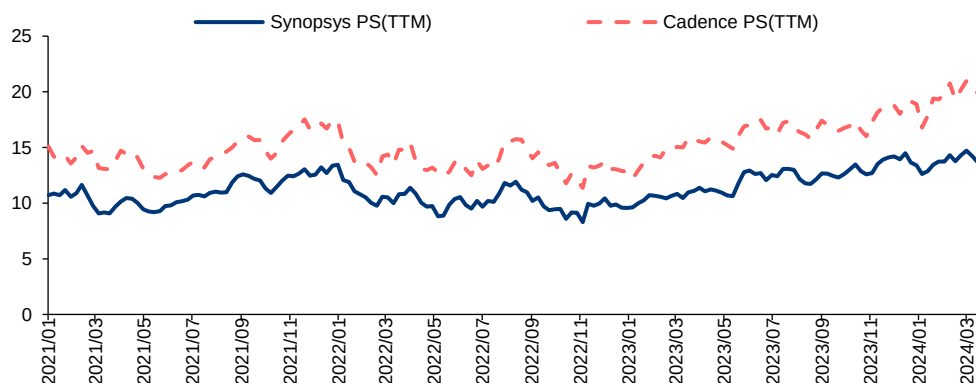
图表96：新思科技股价走势复盘



资料来源：Wind、华泰研究

从公司过去的估值水平来看，我们发现公司的 PS (TTM) 比 Cadence 同期水平更低，2021/1-2024/3 的 PS (TTM) 平均值为 11.3x，而同期 Cadence 为 15.2x。估值差距的背后，我们认为，是市场对两家公司盈利能力差异、产品布局差异、战略模式差异的定价。具体来看，以 23 财年为例，Cadence 实现毛利率 89.36%，Synopsys 为 79.08%，且 Cadence 净利率同样更高，因此可以认为 Cadence 过去的盈利能力更强。其次，Cadence 在产品布局上偏向模拟设计与数字后端设计，而 Synopsys 更擅长数字前端设计，二者侧重点不同。最后，Cadence 主要通过深耕细分领域方式，不断强化护城河，获得大客户认可，而 Synopsys 更多围绕横向并购进行扩张。基于此，我们认为，两家公司这些业务层面的差异是导致 PS 估值差异的重要原因。

图表97: Synopsys 与 Cadence PS (TTM) 估值对比



资料来源: Wind、华泰研究

图表98: Synopsys 与 Cadence 的差异比较

	Synopsys	Cadence
营收增速 (FY23)	14.98%	14.83%
毛利率 (FY23)	79.08%	89.36%
净利率 (FY23)	20.85%	25.46%
擅长领域	数字芯片设计	模拟芯片设计
擅长环节	前端设计	后端设计
知名产品	逻辑综合工具 Design compiler、RTL 仿真 VCS	布局布线版图工具 Innovus
客户结构	比较分散, 中小企业居多	大客户占比较高
扩张策略	横向拓展, 发展多元业务矩阵	纵向拓展, 深耕模拟和数字后端

资料来源: iFind、公司官网、华泰研究

风险提示

下游需求不及预期。若AI产业化进展慢于预期,可能导致下游市场对于AI芯片的需求减少,导致芯片设计相关的软件投入增长或慢于预期,致使公司 EDA、IP 业务营收增长不及预期。

并购整合效果不及预期。若公司在进行并购之后,在产品线整合等方面不及预期,可能对公司产品迭代速度和运营成本造成一定的不利影响。

市场竞争加剧。目前全球 EDA 市场主要由 Synopsys、Cadence、Siemens 垄断,未来若 Cadence、Simens 加大并购力度、降价竞争,或将使得全球 EDA 市场竞争加速,公司业绩可能受到不利影响。

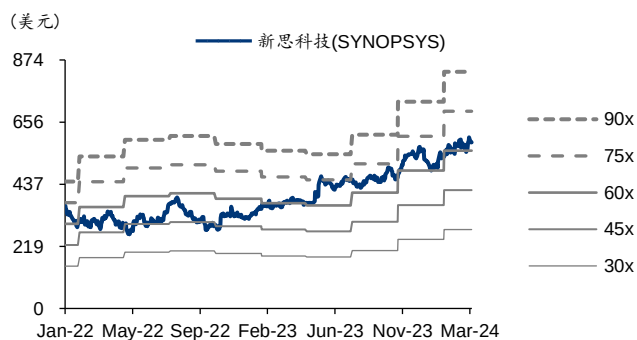
AI 带来颠覆式创新。目前芯片设计厂商主要采用 EDA 软件进行芯片设计,未来若随着 AI 技术发展,生成式 AI 取代传统芯片设计过程,或将对 EDA 行业造成不利影响,公司在芯片设计软件的市场份额或将下滑。

图表99：提及公司表

公司代码	公司简称
SNPS US	新思科技
CADE US	Cadence
GE US	通用电气
SIEGY GER	Siemens EDA
INTC US	英特尔
GOOG US	谷歌
TSM US	台积电
AMZN US	亚马逊
MSFT US	微软
005930 KS	三星电子
ARM US	Arm
6947 JP	Zuken
301269 CN	华大九天
QCOM US	高通
未上市	MEGA International

资料来源：Bloomberg、华泰研究

图表100：新思科技(SYNOPSYS)PE-Bands



资料来源：S&P、华泰研究

图表101：新思科技(SYNOPSYS)PB-Bands



资料来源：S&P、华泰研究

盈利预测

利润表

会计年度 (美元百万)	2022	2023	2024E	2025E	2026E
营业收入	5,082	5,843	6,690	7,694	8,888
销售成本	(1,064)	(1,222)	(1,392)	(1,585)	(1,795)
毛利润	4,018	4,620	5,298	6,109	7,093
销售及分销成本	(779.78)	(889.02)	(990.11)	(1,116)	(1,227)
管理费用	(353.84)	(410.31)	(461.60)	(523.16)	(595.50)
其他收入/支出	(29.75)	(28.03)	(33.45)	(30.77)	(26.66)
财务成本净额	6.85	35.50	114.27	148.00	199.00
应占联营公司利润及亏损	0.00	0.00	0.00	0.00	0.00
税前利润	1,116	1,302	1,666	2,021	2,500
税费开支	(137.08)	(83.66)	(107.09)	(129.85)	(160.66)
少数股东损益	(6.16)	(11.76)	(6.24)	1.89	4.68
归母净利润	984.59	1,230	1,553	1,893	2,344
折旧和摊销	(301.43)	(329.31)	(359.86)	(393.40)	(426.94)
EBITDA	1,410	1,596	1,912	2,266	2,728
EPS (美元, 基本)	6.44	8.08	10.18	12.41	15.37

资产负债表

会计年度 (美元百万)	2022	2023	2024E	2025E	2026E
存货	211.93	325.59	268.82	277.08	291.46
应收账款和票据	1,235	1,514	1,530	1,505	1,508
现金及现金等价物	1,418	1,439	4,598	6,224	8,297
其他流动资产	147.91	151.64	150.00	149.00	148.00
总流动资产	3,013	3,431	6,547	8,155	10,244
固定资产	483.30	557.26	583.30	590.15	577.83
无形资产	4,788	5,013	5,301	5,574	5,833
其他长期资产	1,134	1,332	1,300	1,200	1,100
总长期资产	6,405	6,903	7,184	7,364	7,511
总资产	9,418	10,333	13,731	15,519	17,755
应付账款	37.58	1,124	1,041	984.32	910.82
短期借款	0.00	0.00	0.00	0.00	0.00
其他负债	2,737	1,862	2,000	2,000	2,000
总流动负债	2,774	2,985	3,041	2,984	2,911
长期债务	20.82	18.08	18.00	18.00	18.00
其他长期债务	1,064	1,145	1,100	1,050	1,011
总长期负债	1,084	1,163	1,118	1,068	1,029
股本	1.52	1.52	1.53	1.53	1.53
储备/其他项目	5,553	6,177	9,571	11,464	13,808
股东权益	5,554	6,178	9,573	11,465	13,809
少数股东权益	4.80	5.95	(0.29)	1.60	6.28
总权益	5,559	6,184	9,572	11,467	13,815

估值指标

会计年度 (倍)	2022	2023	2024E	2025E	2026E
PE	90.80	72.29	57.39	47.09	38.03
PB	16.10	14.39	9.31	7.77	6.45
EV EBITDA	64.92	56.86	45.84	37.94	30.75
股息率 (%)	0.00	0.00	0.00	0.00	0.00
自由现金流收益率 (%)	0.73	0.78	1.23	1.61	2.04

资料来源：公司公告、华泰研究预测

现金流量表

会计年度 (美元百万)	2022	2023	2024E	2025E	2026E
EBITDA	1,410	1,596	1,912	2,266	2,728
融资成本	(6.85)	(35.50)	(114.27)	(148.00)	(199.00)
营运资本变动	(59.34)	(327.34)	(41.84)	(39.17)	(90.84)
税费	(137.08)	(83.66)	(107.09)	(129.85)	(160.66)
其他	532.06	554.18	241.74	152.78	209.36
经营活动现金流	1,739	1,703	1,891	2,102	2,487
CAPEX	(561.46)	(489.51)	(673.55)	(673.55)	(673.55)
其他投资活动	(11.17)	7.41	(13.41)	50.00	61.00
投资活动现金流	(572.62)	(482.10)	(686.97)	(623.55)	(612.55)
债务增加量	(76.84)	(2.60)	(0.08)	0.00	0.00
权益增加量	(862.04)	(907.74)	0.00	0.00	0.00
派发股息	0.00	0.00	0.00	0.00	0.00
其他融资活动现金流	(177.42)	(286.53)	1,955	148.00	199.00
融资活动现金流	(1,116)	(1,197)	1,955	148.00	199.00
现金变动	49.98	24.28	3,159	1,626	2,073
年初现金	1,435	1,420	1,439	4,598	6,224
汇率波动影响	(67.55)	(5.23)	0.00	0.00	0.00
年末现金	1,418	1,439	4,598	6,224	8,297

业绩指标

会计年度 (倍)	2022	2023	2024E	2025E	2026E
增长率 (%)					
营业收入	20.87	14.98	14.50	15.00	15.53
毛利润	20.21	15.00	14.67	15.29	16.11
营业利润	52.84	14.66	18.27	18.87	22.10
净利润	29.98	24.91	26.28	21.86	23.84
EPS	29.72	25.61	25.96	21.86	23.84
盈利能力比率 (%)					
毛利润率	79.07	79.08	79.20	79.40	79.80
EBITDA	27.75	27.31	28.58	29.45	30.69
净利润率	19.38	21.05	23.22	24.60	26.37
ROE	18.15	20.96	19.72	17.99	18.55
ROA	10.84	12.45	12.91	12.94	14.09
偿债能力 (倍)					
净负债比率 (%)	(25.15)	(23.00)	(47.84)	(54.13)	(59.95)
流动比率	1.09	1.15	2.15	2.73	3.52
速动比率	1.01	1.04	2.06	2.64	3.42
营运能力 (天)					
总资产周转率 (次)	0.56	0.59	0.56	0.53	0.53
应收账款周转天数	79.12	84.71	81.92	71.00	61.00
应付账款周转天数	11.00	171.04	280.00	230.00	190.00
存货周转天数	74.62	79.16	76.89	62.00	57.00
现金转换周期	142.74	(7.16)	(121.19)	(97.00)	(72.00)
每股指标 (美元)					
EPS	6.44	8.08	10.18	12.41	15.37
每股净资产	36.30	40.61	62.75	75.16	90.53

免责声明

分析师声明

本人，谢春生，兹证明本报告所表达的观点准确地反映了分析师对标的证券或发行人的个人意见；彼以往、现在或未来并未就其研究报告所提供的具体建议或所表达的意见直接或间接收取任何报酬。

一般声明及披露

本报告由华泰证券股份有限公司（已具备中国证监会批准的证券投资咨询业务资格，以下简称“本公司”）制作。本报告所载资料是仅供接收人的严格保密资料。本报告仅供本公司及其客户和其关联机构使用。本公司不因接收人收到本报告而视其为客户。

本报告基于本公司认为可靠的、已公开的信息编制，但本公司及其关联机构（以下统称为“华泰”）对该等信息的准确性及完整性不作任何保证。

本报告所载的意见、评估及预测仅反映报告发布当日的观点和判断。在不同时期，华泰可能会发出与本报告所载意见、评估及预测不一致的研究报告。同时，本报告所指的证券或投资标的的价格、价值及投资收入可能会波动。以往表现并不能指引未来，未来回报并不能得到保证，并存在损失本金的可能。华泰不保证本报告所含信息保持在最新状态。华泰对本报告所含信息可在不发出通知的情形下做出修改，投资者应当自行关注相应的更新或修改。

本公司不是 FINRA 的注册会员，其研究分析师亦没有注册为 FINRA 的研究分析师/不具有 FINRA 分析师的注册资格。

华泰力求报告内容客观、公正，但本报告所载的观点、结论和建议仅供参考，不构成购买或出售所述证券的要约或招揽。该等观点、建议并未考虑到个别投资者的具体投资目的、财务状况以及特定需求，在任何时候均不构成对客户私人投资建议。投资者应当充分考虑自身特定状况，并完整理解和使用本报告内容，不应视本报告为做出投资决策的唯一因素。对依据或者使用本报告所造成的一切后果，华泰及作者均不承担任何法律责任。任何形式的分享证券投资收益或者分担证券投资损失的书面或口头承诺均为无效。

除非另行说明，本报告中所引用的关于业绩的数据代表过往表现，过往的业绩表现不应作为日后回报的预示。华泰不承诺也不保证任何预示的回报会得以实现，分析中所做的预测可能是基于相应的假设，任何假设的变化可能会显著影响所预测的回报。

华泰及作者在自身所知情的范围内，与本报告所指的证券或投资标的不存在法律禁止的利害关系。在法律许可的情况下，华泰可能会持有报告中提到的公司所发行的证券头寸并进行交易，为该公司提供投资银行、财务顾问或者金融产品等相关服务或向该公司招揽业务。

华泰的销售人员、交易人员或其他专业人士可能会依据不同假设和标准、采用不同的分析方法而口头或书面发表与本报告意见及建议不一致的市场评论和/或交易观点。华泰没有将此意见及建议向报告所有接收者进行更新的义务。华泰的资产管理部门、自营部门以及其他投资业务部门可能独立做出与本报告中的意见或建议不一致的投资决策。投资者应当考虑到华泰及/或其相关人员可能存在影响本报告观点客观性的潜在利益冲突。投资者请勿将本报告视为投资或其他决定的唯一信赖依据。有关该方面的具体披露请参照本报告尾部。

本报告并非意图发送、发布给在当地法律或监管规则下不允许向其发送、发布的机构或人员，也并非意图发送、发布给因可得到、使用本报告的行为而使华泰违反或受制于当地法律或监管规则的机构或人员。

本报告版权仅为本公司所有。未经本公司书面许可，任何机构或个人不得以翻版、复制、发表、引用或再次分发他人（无论整份或部分）等任何形式侵犯本公司版权。如征得本公司同意进行引用、刊发的，需在允许的范围内使用，并需在使用前获取独立的法律意见，以确定该引用、刊发符合当地适用法规的要求，同时注明出处为“华泰证券研究所”，且不得对本报告进行任何有悖原意的引用、删节和修改。本公司保留追究相关责任的权利。所有本报告中使用的商标、服务标记及标记均为本公司的商标、服务标记及标记。

中国香港

本报告由华泰证券股份有限公司制作，在香港由华泰金融控股（香港）有限公司向符合《证券及期货条例》及其附属法律规定的机构投资者和专业投资者的客户进行分发。华泰金融控股（香港）有限公司受香港证券及期货事务监察委员会监管，是华泰国际金融控股有限公司的全资子公司，后者为华泰证券股份有限公司的全资子公司。在香港获得本报告的人员若有任何有关本报告的问题，请与华泰金融控股（香港）有限公司联系。

香港-重要监管披露

- 华泰金融控股（香港）有限公司的雇员或其关联人士没有担任本报告中提及的公司或发行人的高级人员。
- 有关重要的披露信息，请参华泰金融控股（香港）有限公司的网页 https://www.htsc.com.hk/stock_disclosure 其他信息请参见下方 “美国-重要监管披露”。

美国

在美国本报告由华泰证券（美国）有限公司向符合美国监管规定的机构投资者进行发表与分发。华泰证券（美国）有限公司是美国注册经纪商和美国金融业监管局（FINRA）的注册会员。对于其在美国分发的研究报告，华泰证券（美国）有限公司根据《1934年证券交易法》（修订版）第15a-6条规定以及美国证券交易委员会人员解释，对本研究报告内容负责。华泰证券（美国）有限公司联营公司的分析师不具有美国金融监管（FINRA）分析师的注册资格，可能不属于华泰证券（美国）有限公司的关联人员，因此可能不受 FINRA 关于分析师与标的公司沟通、公开露面和所持交易证券的限制。华泰证券（美国）有限公司是华泰国际金融控股有限公司的全资子公司，后者为华泰证券股份有限公司的全资子公司。任何直接从华泰证券（美国）有限公司收到此报告并希望就本报告所述任何证券进行交易的人士，应通过华泰证券（美国）有限公司进行交易。

美国-重要监管披露

- 分析师谢春生本人及相关人士并不担任本报告所提及的标的证券或发行人的高级人员、董事或顾问。分析师及相关人士与本报告所提及的标的证券或发行人并无任何相关财务利益。本披露中所提及的“相关人士”包括 FINRA 定义下分析师的家庭成员。分析师根据华泰证券的整体收入和盈利能力获得薪酬，包括源自公司投资银行业务的收入。
- 华泰证券股份有限公司、其子公司和/或其联营公司，及/或不时会以自身或代理形式向客户出售及购买华泰证券研究所覆盖公司的证券/衍生工具，包括股票及债券（包括衍生品）华泰证券研究所覆盖公司的证券/衍生工具，包括股票及债券（包括衍生品）。
- 华泰证券股份有限公司、其子公司和/或其联营公司，及/或其高级管理层、董事和雇员可能会持有本报告中所提到的任何证券（或任何相关投资）头寸，并可能不时进行增持或减持该证券（或投资）。因此，投资者应该意识到可能存在利益冲突。

新加坡

华泰证券（新加坡）有限公司持有新加坡金融管理局颁发的资本市场服务许可证，可从事资本市场产品交易，包括证券、集体投资计划中的单位、交易所交易的衍生品合约和场外衍生品合约，并且是《财务顾问法》规定的豁免财务顾问，就投资产品向他人提供建议，包括发布或公布研究分析或研究报告。华泰证券（新加坡）有限公司可能会根据《财务顾问条例》第32C条的规定分发其在华泰内的外国附属公司各自制作的信息/研究。本报告仅供认可投资者、专家投资者或机构投资者使用，华泰证券（新加坡）有限公司不对本报告内容承担法律责任。如果您是非预期接收者，请您立即通知并直接将本报告返回给华泰证券（新加坡）有限公司。本报告的新加坡接收者应联系您的华泰证券（新加坡）有限公司关系经理或客户主管，了解来自或所分发的信息相关的事宜。

评级说明

投资评级基于分析师对报告发布日后6至12个月内行业或公司回报潜力（含此期间的股息回报）相对基准表现的预期（A股市场基准为沪深300指数，香港市场基准为恒生指数，美国市场基准为标普500指数，台湾市场基准为台湾加权指数，日本市场基准为日经225指数，新加坡市场基准为海峡时报指数，韩国市场基准为韩国有价证券指数），具体如下：

行业评级

增持：预计行业股票指数超越基准

中性：预计行业股票指数基本与基准持平

减持：预计行业股票指数明显弱于基准

公司评级

买入：预计股价超越基准15%以上

增持：预计股价超越基准5%~15%

持有：预计股价相对基准波动在-15%~5%之间

卖出：预计股价弱于基准15%以上

暂停评级：已暂停评级、目标价及预测，以遵守适用法规及/或公司政策

无评级：股票不在常规研究覆盖范围内。投资者不应期待华泰提供该等证券及/或公司相关的持续或补充信息

法律实体披露

中国: 华泰证券股份有限公司具有中国证监会核准的“证券投资咨询”业务资格, 经营许可证编号为: 91320000704041011J

香港: 华泰金融控股(香港)有限公司具有香港证监会核准的“就证券提供意见”业务资格, 经营许可证编号为: AOK809

美国: 华泰证券(美国)有限公司为美国金融业监管局(FINRA)成员, 具有在美国开展经纪交易商业业务的资格, 经营业务许可编号为: CRD#:298809/SEC#:8-70231

新加坡: 华泰证券(新加坡)有限公司具有新加坡金融管理局颁发的资本市场服务许可证, 并且是豁免财务顾问。公司注册号: 202233398E

华泰证券股份有限公司**南京**

南京市建邺区江东中路228号华泰证券广场1号楼/邮政编码: 210019

电话: 86 25 83389999/传真: 86 25 83387521

电子邮件: ht-rd@htsc.com

深圳

深圳市福田区益田路5999号基金大厦10楼/邮政编码: 518017

电话: 86 755 82493932/传真: 86 755 82492062

电子邮件: ht-rd@htsc.com

北京

北京市西城区太平桥大街丰盛胡同28号太平洋保险大厦A座18层/

邮政编码: 100032

电话: 86 10 63211166/传真: 86 10 63211275

电子邮件: ht-rd@htsc.com

上海

上海市浦东新区东方路18号保利广场E栋23楼/邮政编码: 200120

电话: 86 21 28972098/传真: 86 21 28972068

电子邮件: ht-rd@htsc.com

华泰金融控股(香港)有限公司

香港中环皇后大道中99号中环中心58楼5808-12室

电话: +852-3658-6000/传真: +852-2169-0770

电子邮件: research@htsc.com

http://www.htsc.com.hk

华泰证券(美国)有限公司

美国纽约公园大道280号21楼东(纽约10017)

电话: +212-763-8160/传真: +917-725-9702

电子邮件: Huatai@htsc-us.com

http://www.htsc-us.com

华泰证券(新加坡)有限公司

滨海湾金融中心1号大厦, #08-02, 新加坡 018981

电话: +65 68603600

传真: +65 65091183

©版权所有2024年华泰证券股份有限公司